АНАЛИЗ SFR-СОВМЕСТИМОСТИ МИКРОКОНТРОЛЛЕРОВ ФИРМЫ SiLabs: ПОДСИСТЕМА КОММУТАТОРА РЕСУРСОВ CROSSBAR И ПОРТОВ

Олег Николайчук
onic@ch.moldpac.md

Статья опубликована: **Схемотехника, 2004, №8, 16-18**
Схемотехника, 2004, №10, 2-4

В рамках настоящей статьи цикла произведен системный анализ совместимости подсистемы коммутатора ресурсов Crossbar и портов ввода/вывода.

Подсистема портов ввода/вывода и коммутатора ресурсов Crossbar микроконтроллеров фирмы SiLabs[1] (ранее Cygnal) имеет достаточно сложную внутреннюю структуру и большое количество связанных с ней SFR регистров, приведенных в таблице 1. Коммутатор ресурсов Crossbar является оригинальным узлом фирмы SiLabs, не встречающимся у микроконтроллеров других производителей. Коммутатор ресурсов Crossbar по сути представляет собой многоканальный аналоговый мультиплексор с числом входов, равным числу входов/выходов встроенных периферийных узлов, и числом выходов, равным числу линий (выводов) нескольких портов ввода/вывода (обычно 2-3 порта). Управляется этот сложный мультиплексор от приоритетного дешифратора ресурсов (Priority CrossBar Decoder), который в свою очередь управляется от нескольких SFR регистров (XBR0 – XBRn). Коммутатор ресурсов позволяет выбрать из набора имеющихся в микроконтроллере периферийных устройств только те, которые будут использоваться в проектируемом изделии и выводить на внешние выводы микроконтроллера только сигналы управления этих необходимых периферийных устройств. Известно, что разработчики, как правило, используют всего около 60% встроенных периферийных узлов микроконтроллера, следовательно, остальные неиспользованные выводы встроенной периферии нет необходимости выводить на линии портов ввода/вывод. Иными словами, наличие гибкого механизма, позволяющего соединять с внешним миром (через линии портов ввода/вывода) только необходимые периферийные узлы микроконтроллера, предоставляет возможность увеличения количества встроенной периферии, и следовательно, расширения функциональных возможностей. Следует отметить, что поскольку узел коммутатора ресурсов является новшеством, и его структура еще не стала общепринятым стандартом, разработчики фирмы SiLabs постоянно совершенствовали этот узел, улучшая его по мере выхода новых микроконтроллерных семейств. Следствием этого эволюционного развития архитектуры Crossbar является то, что о SFR совместимости узла Crossbar у различных семейств говорить не приходится. Однако некоторое единообразие все же наблюдается, и поскольку узел коммутатора ресурсов Crossbar является чрезвычайно важным, мы рассмотрим его достаточно подробно, но чуть позже.

Таблица 1

Название регистра	Назначение	Адрес SFR регистра											
		F00x	F01x	F02x	F04x	F06x	F12x	F2xx	F30x	F31x	F32x	F33x	F35x
	Регистры коммутатора ресурсов Crossbar и портов												
XBR0	Коммутатор ресурсов 0	0xEl	0xEl	0xEl	0xEl/F	0xEl/F	0xEl/F	-	0xE1	0xEl	0xEl	0xEl	0xEl
XBR1	Коммутатор ресурсов 1	0xE2	0xE2	0xE2	0xE2/F	0xE2/F	0xE2/F	-	0xE2	0xE2	0xE2	0xE2	0xE2
XBR2	Коммутатор ресурсов 2	0xE3	0xE3	0xE3	0xE3/F	0xE3/F	0xE3/F	-	0xE3	-	-	-	-
XBR3	Коммутатор ресурсов 3	-	-	-	0xE0/F	0xE0/F	-	-	-	-	-	-	-
PRT0MX	Мультиплексор Port0	-	-	-	-	-	-	0xE1	-	-	-	-	-
PRT1MX	Мультиплексор Port1	-	-	-	-	-	-	0xE2	-	-	-	-	-
PRT2MX	Мультиплексор Port2	-	-	-	-	-	-	0xE3	-	-	-	-	-
P0	Регистр Port0	0x80	0x80	0x80	0x80/A	0x80/A	0x80/A	0x80	0x80	0x80	0x80	0x80	0x80
P1	Регистр Port1	0x90	0x90	0x90	0x90/A	0x90/A	0x90/A	0x90	-	0x90	0x90	0x90	0x90

P2	Регистр Port2	0xA0	0xA0	0xAO	0xA0/A	0xA0/A	0xA0/A	0xA0	-	0xA0	0xA0	0xA0	0xA0
P3	Регистр Port3	0xB0	0xB0	0xBO	0xB0/A	0xB0/A	0xB0/A	0xB0	-	0xB0	0xB0	-	-
P4	Регистр Port4	-	-	0x84	0xC8/F	0xC8/F	0xC8/F	-	-	-	-	-	-
P5	Регистр Port5	-	-	0x85	0xD8/F	0xD8/F	0xD8/F	-	-	-	-	-	-
P6	Регистр Port6	-	-	0x86	0xE8/F	0xE8/F	0xE8/F	-	-	-	-	-	-
P7	Регистр Port7	-	-	0x96	0xF8/F	0xF8/F	0xF8/F	-	-	-	-	-	-
P0MDOUT	Режим вывода Port0	-	-	-	0xA4/F	0xA4/F	0xA4/F	-	0xA4	0xA4	0xA4	0xA4	0xA4
P1MDOUT	Режим вывода Port1	-	-	-	0xA5/F	0xA5/F	0xA5/F	-	-	0xA5	0xA5	0xA5	0xA5
P2MDOUT	Режим вывода Port2	-	-	-	0xA6/F	0xA6/F	0xA6/F	-	-	0xA6	0xA6	0xA6	0xA6
P3MDOUT	Режим вывода Port3	-	-	-	0xA7/F	0xA7/F	0xA7/F	-	-	0xA7	0xA7	-	-
P4MDOUT	Режим вывода Port4	-	-	-	0x9C/F	0x9C/F	0x9C/F	-	-	-	-	-	-
P5MDOUT	Режим вывода Port5	-	-	-	0x9D/F	0x9D/F	0x9D/F	-	-	-	-	-	-
P6MDOUT	Режим вывода Port6	-	-	-	0x9E/F	0x9E/F	0x9E/F	-	-	-	-	-	-
P7MDOUT	Режим вывода Port7	-	-	-	0x9F/F	0x9F/F	0x9F/F	-	-	-	-	-	-
P74OUT	Режим вывода Port4- Port7	-	-	0xB5	-	-	-	-	-	-	-	-	-
P0MDIN	Режим ввода Port0	-	-	-	-	-	-	-	0xF1	0xF1	0xF1	0xF1	0xF1
P1MDIN	Режим ввода Port1	-	-	0xBD	0xAD/F	0xAD/F	0xAD/F	-	-	0xF2	0xF2	0xF2	0xF2
P2MDIN	Режим ввода Port2	-	-	-	0xAE/F	0xAE/F	-	-	-	0xF3	0xF3	-	-
P3MDIN	Режим ввода Port3	-	-	-	0xAF/F	-	-	-	-	0xF4	0xF4	-	-
PRT0CF	Конфигурация Port0	0xA4	0xA4	0xA4	-	-	-	0xA4	-	-	-	-	-
PRT1CF	Конфигурация Port1	0xA5	0xA5	0xA5	-	-	-	0xA5	-	-	-	-	-
PRT2CF	Конфигурация Port2	0xA6	0xA6	0xA6	-	-	-	0xA6	-	-	-	-	-
PRT3CF	Конфигурация Port3	0xA7	0xA7	0xA7	-	-	-	0xA7	-	-	-	-	-
PRT1IF	Флаги прерывания Port1	0xAD	0xAD	-	-	-	-	0xAD	-	-	-	-	-
IT01CF	Конфигурация INT0/ и INT1/	-	-	-	-	-	-	-	0xE4	0xE4	0xE4	0xE4	0xE4
P3IF	Флаги прерываний Port3	-	-	0xAD	-	-	-	-	-	-	-	-	-
P0MODE	D/A режим Port0	-	-	-	-	-	-	0xF1	-	-	-	-	-
P1MODE	D/A режим Port1	-	-	-	-	-	-	0xF2	-	-	-	-	-
P2MODE	D/A режим Port2	-	-	-	-	-	-	0xF3	-	-	-	-	-
P3MODE	D/A режим Port3	-	-	-	-	-	-	0xF4	-	-	-	-	-
P0SKIP	Режим пропусков Port 0	-	-	-	-	-	-	-	-	0xD4	0xD4	0xD4	0xD4
P1SKIP	Режим пропусков Port 1	-	-	-	-	-	-	-	-	0xD5	0xD5	0xD5	0xD5
P2SKIP	Режим пропусков Port 2	-	-	-	-	-	-	-	-	0xD6	0xD6	-	-

Прежде всего отметим, что микроконтроллеры фирмы SiLabs имеют различное количество стандартных байтных портов ввода/вывода - от 1 до 8. Напомним, что стандартный микроконтроллер i8051 имеет четыре порта (Ports 0,1,2 и 3). Порты, не имеющие внешних выводов (ввиду нехватки физических выводов корпусов), могут быть использованы, как регистры общего назначения. Порты ввода/вывода микроконтроллеров фирмы SiLabs ведут себя так же, как порты стандартного i8051, но имеют дополнительные улучшающие функциональные качества.

Каждая линия порт ввода/вывода может быть настроена как нормальная входная, или как выходная линия, которая, в свою очередь, может быть настроена, как линия с "третьим" высокоимпедансным состоянием или как линия с "открытым истоком" через соответствующие SFR регистры. В последнем случае может быть включена (как правило, для всех портов одновременно) подтяжка уровней "Pull-Up", т.е. подключение всех линий через индивидуальные резисторы (примерно 100 к) к источнику питания. Стоит также добавить, что внутренняя организация линий портов такова, что они ограничивают выходной ток примерно на 25 мА как в состоянии логического «0», так и в состоянии логической «1» (правда в этом случае у некоторых микроконтроллеров он примерно на 5 мА меньше). Это свойство выходных линий портов ввода/вывода позволяет подключать к ним, например, светодиоды без ограничивающих резисторов.

Регистры SFR всех основных портов P0-P3, если они имеются у семейства микроконтроллеров, располагаются по стандартными адресам 0x80, 0x90, 0xA0 и 0xB0. Как видно из таблицы 1, все семейства микроконтроллеров имеют порты P0-P2 (за исключением семейства F30x, у которого имеется только один порт P0). Некоторые микроконтроллеры семейств F02x, F04x, F06x и F12x (с четными последними цифрами номера) имеют по 4 дополнительных порта (P4-P7), которые имеют аналогичные стандартным SFR регистры, располагающиеся по адресам 0x84 – 0x87 для микроконтроллеров семейства F02x, и по адресам 0xC8, 0xD8, 0xE8 и 0xF8, расположенным SFR странице F для микроконтроллеров семейств F04x, F06x и F12x.

Кроме основных SFR регистров каждый порт (P0-P7) имеет еще регистр конфигурации вывода. Эти регистры у ранних семейств микроконтроллеров F00x, F01x, F02x и F2xx назывались PRTnCF (где n – номер порта), а у остальных семейств микроконтроллеров стали называться PnMDOUT. Эти регистры располагаются по одинаковым SFR адресам 0xA4, 0xA5, 0xA6, 0xA7, 0x9C,0x9D, 0x9E и 0x9F для портов P0-P7 соответственно. Единственным отличием является то, что для семейств с многостраничной организацией SFR (F04x, F06x и F12x) они располагаются на странице F. Каждый бит этих регистров соответствует такому же биту регистра соответствующего порта Pn. Если бит этого регистра равен 0, то линия порта в режиме вывода работает с "открытым истоком", иначе – в обычном ключевом режиме. В семействе F02x аналогичный регистр также имеется, однако для портов P4-P7 режимы выводов линий выбираются не индивидуально, но по полубайту – тетраде для каждого из портов. Структура этого SFR регистра приведена в таблице 2.

Таблица 2

Название регистра — P74OUT, Ports 7-4 Output Mode Register (Регистр режимов вывода портов 4-7)								
SFR адрес — 0xB5			**Значение после сброса — 00000000b (0x00)**					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F02x	P7H	P7L	P6H	P6L	P5H	P5L	P4H	P4L

Бит «0» в любой позиции означает режим вывода «открытый исток», бит «1» – ключевой режим.

Бит 7: P7H – Port 7 Output Mode High Nibble Bit – бит режима вывода старшей тетрады порта 7.
Бит 6: P7H – Port 7 Output Mode Low Nibble Bit – бит режима вывода младшей тетрады порта 7.
Бит 5: P7H – Port 6 Output Mode High Nibble Bit – бит режима вывода старшей тетрады порта 6.
Бит 4: P7H – Port 6 Output Mode Low Nibble Bit – бит режима вывода младшей тетрады порта 6.
Бит 3: P7H – Port 5 Output Mode High Nibble Bit – бит режима вывода старшей тетрады порта 5.
Бит 2: P7H – Port 5 Output Mode Low Nibble Bit – бит режима вывода младшей тетрады порта 5.
Бит 1: P7H – Port 4 Output Mode High Nibble Bit – бит режима вывода старшей тетрады порта 4.
Бит 0: P7H – Port 4 Output Mode Low Nibble Bit – бит режима вывода младшей тетрады порта 4.

У всех семейств микроконтроллеров (за исключением первых двух семейств F00x и F01x) для некоторых портов имеются также SFR регистры, определяющие режим ввода порта. Только SFR адреса этих регистров значительно отличаются. Каждый бит этих регистров соответствует такому же биту регистра соответствующего порта Pn. Если бит этого регистра равен 0, то соответствующая линия порта работает в аналоговом режиме (резервируется для входных линий аналоговых узлов, например, аналого-цифровых преобразователей), иначе – линия порта работает как обычно - в режиме цифрового входа. Как мы уже отметили выше, в семействах F00x и F01x таких SFR регистров нет. В семействе F02x имеется только один такой регистр для порта P1 – P1MDIN, располагающийся по адресу 0xBD. В семействах с многостраничной организацией SFR (F04x, F06x и F12x) имеются до трех таких регистров под именем PnMDIN для портов P1-P3. Они располагаются по SFR адресам 0xAD, 0xAE и 0xAF страницы F для портов P1-P3 соответственно. В семействах F2xx, F30x-F35x имеется от 1 до 4 таких регистров, располагающихся по одинаковым SFR адресам 0xF1-0xF4 для портов P0-P3 соответственно. Единственное отличие заключается в том, что в семействах F30x-F35x эти регистры называются PnMDIN, а в семействе F2xx – PnMODE.

В последних малоформатных семействах микроконтроллеров F31x-F35x добавлен еще один оригинальный SFR регистр – пропуска бита порта для Crossbar. Как уже отмечалось выше, в полноформатных семействах микроконтроллеров F02x, F04x, F06x, F12x и F2xx Crossbar может ассоциировать выводы встроенных периферийных узлов с линиями ввода/вывода первых трех портов (P0-P2). У малоформатных семейств микроконтроллеров архитектура такая, что некоторые

периферийные узлы могут быть ассоциированы только с определенными линиями портов ввода/вывода, т.е. такие узлы не вписываются в идеологию коммутатора ресурсов. Для исключения этого противоречия в этих семействах (F31x-F35x) реализована возможность блокирования доступа коммутатора ресурсов (для ассоциации выводов встроенных периферийных устройств с линиями портов) к выбранным пользователем линиям ввода/вывода. SFR регистры пропуска бита порта для Crossbar называются PnSKIP (n – номер порта) и располагаются по адресам 0xD4, 0xD5 и 0xD6 для портов P0-P2 соответственно. Если соответствующий бит выбранного регистра порта обнулен (равен «0») – выбранная линия разрешена для коммутатора ресурсов Crossbar, если же он установлен (т.е. равен «1») - выбранная линия запрещена для Crossbar, т.е. зарезервирована для других применений.

Кроме перечисленных выше SFR регистров управления портами имеется еще одна группа SFR регистров, связанных с выделением линий портов ввода/вывода под входы прерываний. У семейств F00x, F01x и F2xx имеется регистр флагов прерывания порта 1 – PRT1IF, расположенный по адресу 0xAD. Расположение битов в этом регистре приведено в таблице 3.

Таблица 3

Бит 7: IE7 - External Interrupt 7 Pending Flag - флаг прерывания (1), генерируемого в случае обнаружения на входе P1.7 перепада из высокого логического уровня в низкий (задний фронт импульса). Если фронт не обнаружен, флаг равен 0.
Бит 6: IE6 - External Interrupt 6 Pending Flag - флаг прерывания (1), генерируемого в случае обнаружения на входе P1.6 перепада из высокого логического уровня в низкий (задний фронт импульса). Если фронт не обнаружен, флаг равен 0.
Бит 5: IE5 - External Interrupt 5 Pending Flag - флаг прерывания (1), генерируемого в случае обнаружения на входе P1.5 перепада из высокого логического уровня в низкий (задний фронт импульса). Если фронт не обнаружен, флаг равен 0.
Бит 4: IE4 - External Interrupt 4 Pending Flag - флаг прерывания (1), генерируемого в случае обнаружения на входе P1.4 перепада из высокого логического уровня в низкий (задний фронт импульса). Если фронт не обнаружен, флаг равен 0.
Биты 3-0 не используются, читаются как о, при записи значение игнорируется.

Похожий по назначению регистр имеется и у семейства F02x, и располагается он также по адресу 0xAD, только называется P3IF. Расположение битов в этом регистре приведено в таблице 4.

Таблица 4

Название регистра — P3IF, Ports 3 Interrupt Flag Register (Регистр флагов прерываний порта 3)								
SFR адрес — 0xAD			**Значение после сброса — 00000000b (0x00)**					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F02x	IE7	IE6	-	-	IE7CF	IE6CF	-	-

Бит 7: IE7 – External Interrupt 7 Pending Flag – флаг входа P3.7 внешнего прерывания 7, устанавливается в 1 по заднему фронту импульса;
Бит 6: IE6 – External Interrupt 6 Pending Flag – флаг входа P3.6 внешнего прерывания 6, устанавливается в 1 по заднему фронту импульса;
Биты 5-4 не используются, читаются как 00b, при записи значения игнорируются;
Бит 3: IE7CF – External Interrupt 7 Edge Configuration – бит выбора фронта срабатывания: 0 – выбран задний фронт IE7; 1 – выбран передний фронт IE7;
Бит 2: IE6CF – External Interrupt 6 Edge Configuration – бит выбора фронта срабатывания: 0 – выбран задний фронт IE6; 1 – выбран передний фронт IE6;
Биты 1-0 не используются, читаются как 00b, при записи значения игнорируются.

У всех малоформатных семейств микроконтроллеров (F30x-F35x) также имеется регистр настройки прерываний на определенные линии портов, только расположен он по адресу 0xE4 и называется IT01CF. Описание битов этого регистра приведено в таблице 5.

Таблица 5

Название регистра — IR01CF, Interrupts 0/1 Configuration Register (Регистр конфигурации прерываний 0/1)								
SFR адрес — 0xE4			Значение после сброса — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F30x-F35x	IN1PL	IN1SL2	IN1SL1	IN1SL0	IN0PL	IN0SL2	IN0SL1	IN0SL0

Биты 7 и 3: IN1(0)PL – биты определения полярности прерываний INT1/ & INT0/ соответственно;
Биты 6-4 и 3-0 определяют выводы, к которым подключаются входы прерываний INT1/ & INT0/ соответственно (Коммутатор ресурсов Crossbar пропускает выбранные выводы): 000 – P0.0; 001 - P0.1; 010 - P0.2; 011 - P0.3; 100 - P0.4; 101 - P0.5; 110 - P0.6; 111 - P0.7.

Таким образом, мы рассмотрели все регистры, непосредственно или косвенно связанные с настройкой портов микроконтроллеров, за исключением собственно механизма коммутатора ресурсов Crossbar.

Прежде всего, отметим, что коммутатор ресурсов в полном смысле слова присутствует во всех семействах, за исключением семейства F2xx, в котором он реализован лишь частично.

В семействе F2xx входы/выходы встроенных периферийных устройств «жестко» связаны с определенными линиями портов ввода/вывода P0-P2. С помощью трех SFR регистров мультиплексора портов PRTnMX входы/выходы встроенных периферийных устройств могут быть либо подключены к соответствующим линиям портов, либо отключены от них. SFR регистры PRTnMX расположены по адресам 0xE1, 0xE2 и 0xE3 для портов P0,P1 и P2 соответственно. Распределение битов этих регистров приведено в таблицах 6-8.

Таблица 6

Название регистра — PRT0MX, Port 0 MUX Register 0 (Регистр мультиплексора ввода/вывода порта 0)								
SFR адрес — 0xE1			Значение после сброса — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F2xx	T2EXE	T2E	T1E	T0E	INT1E	INT0E	-	UARTEN

Бит 7: T2EXE - T2EX Enable Bit - бит разрешения (1) разводки внешнего входа таймера 2 на соответствующий порт;
Бит 6: T2E - T2 Enable Bit - бит разрешения (1) разводки выхода таймера 2 на соответствующий порт;
Бит 5: T1E - T1 Enable Bit - бит разрешения (1) разводки выхода таймера 1 на соответствующий порт;
Бит 4: T0E - T0 Enable Bit - бит разрешения (1) разводки выхода таймера 0 на соответствующий порт;
Бит 3: INT1E - INT1/ Enable Bit - бит разрешения (1) разводки входа внешнего прерывания 1 на соответствующий порт;
Бит 2: INT0E - INT0/ Enable Bit - бит разрешения (1) разводки входа внешнего прерывания 0 на соответствующий порт;
Бит 1: зарезервирован;
Бит 0: UARTEN - UART0 Enable Bit - бит разрешения (1) разводки сигналов UART0 на соответствующий порт.

Таблица 7

Название регистра — PRT1MX, Port 0 MUX Register 1 (Регистр мультиплексора ввода/вывода порта 1)								
SFR адрес — 0xE2			Значение после сброса — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F2xx	-	SYSCKE	-	-	-	-	CP1OEN	CP0OEN

Бит 7: зарезервирован;
Бит 6: SYSCKE - SYSCLK Enable Bit - бит разрешения (1) разводки выхода тактового генератора на соответствующий порт;
Биты 5-2: зарезервированы;
Бит 1: CP1OEN - Comparator 1 Output Enable Bit - бит разрешения (1) разводки выхода компаратора 1 на соответствующий порт;
Бит 0: CP0OEN - Comparator 0 Output Enable Bit - бит разрешения (1) разводки выхода компаратора 0 на соответствующий порт.

Таблица 8

Название регистра — PRT2MX, Port 0 MUX Register 2 (Регистр мультиплексора ввода/вывода порта 2)								
SFR адрес — 0xE3			Значение после сброса — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F2xx	GWPUD	P3WPUD	P2WPUD	P1WPUD	P0WPUD	-	-	SPI0OEN

Бит 7: GWPUD – Global Port I/O Weak Pull-up Disable Bit – бит общего запрещения “подтяжек” выводов
портов ввода/вывода: 0 – “подтяжки” разрешены (определяются битами PnWPUD); 1 - “подтяжки” запрещены, значения битов PnWPUD игнорируются;
Биты 6-3: PnWPUD – Port n Weak Pull-up Disable Bits - биты индивидуального запрещения “подтяжек”
выводов портов: 0 – “подтяжки” разрешены для порта n; 1 - “подтяжки” запрещены для порта n;
Биты 2-1 зарезервированы;
Бит 0: SPI0OEN – SPI Bus I/O Enable Bit – бит разрешения разводки шины SPI на порт 2.

Во всех остальных семействах коммутатор ресурсов Crossbar реализован полностью. В этих семействах входы/выходы встроенных периферийных узлов не имеют фиксированных линий портов (за исключением нескольких узлов в малоформатных семействах), выбор (включение) необходимых разработчику узлов осуществляется с помощью XBRn (где n = 0,1,2 и 3), расположенных то тем же адресам 0xE1-0xE4, как и у семейства F2xx. Отличие состоит в том, что выводы включенных периферийных узлов ассоциируются со свободными линиями портов P0-P2 в соответствии с определенными приоритетами. Сводная таблица 9 иллюстрирует приоритеты для всех узлов всех семейств.

Таблица 9

Название сигнала	Уровень приоритета в коммутаторе ресурсов Crossbar											
	F00x	F01x	F02x	F04x	F06x	F12x	F2xx	F30x	F31x	F32x	F33x	F53x
SDA	1	1	3	4	4	4	-	1	3	3	3	3
SCL	1	1	3	4	4	4	-	1	3	3	3	3
SCK	2	2	2	2	2	2	Fix P20	-	1	1	1	1
MISO	2	2	2	2	2	2	Fix P21	-	1	1	1	1
MOSI	2	2	2	2	2	2	Fix P22	-	1	1	1	1
NSS	2	2	2	3	3	3	Fix P23	-	2	2	2	2
TX0	3	3	1	1	1	1	Fix P00	Fix P04	Fix P04	Fix P04	Fix P04	Fix P04
RX0	3	3	1	1	1	1	Fix P01	Fix P05	Fix P05	Fix P05	Fix P05	Fix P05
TX1	-	-	4	5	5	5	-	-	-	-	-	-
RX1	-	-	4	5	5	5	-	-	-	-	-	-
CEX0	4	4	5	6	6	6	-	5	9	9	7	5
CEX1	5	5	6	7	7	7	-	6	10	10	8	6
CEX2	6	6	7	8	8	8	-	7	11	11	9	7
CEX3	7	7	8	9	9	9	-	-	12	12	-	-
CEX4	8	8	9	10	10	10	-	-	13	13	-	-
CEX5	-	-	-	11	11	11	-	-	-	-	-	-
ECI	9	9	10	12	12	12	-	8	14	14	10	8
CP0	10	10	11	13	13	13	Fix P12	2	4	4	4	Fix P15
CP0+	-	-	-	-	-	-	Fix P10	-	-	-	-	-
CP0-	-	-	-	-	-	-	Fix P11	-	-	-	-	-
CP0A	-	-	-	-	-	-	-	3	5	5	5	Fix P14
CP1	11	11	12	14	14	14	Fix P15	-	6	6	-	-

CP1+	-	-	-	-	-	-	Fix P13	-	-	-	-	-
CP1-	-	-	-	-	-	-	Fix P14	-	-	-	-	-
CP1A	-	-	-	-	-	-	-	-	7	7	-	-
T0	12	12	13	15	15	15	Fix P04	9	15	15	11	9
INT0/	13	13	14	16	16	16	Fix P03	-	-	-		-
T1	14	14	15	17	17	17	Fix P05	10	16	16	12	10
INT1/	15	15	16	18	18	18	Fix P02	-	-	-	-	-
T2	16	16	17	19	19	19	Fix P06	-	-	-	-	-
T2EX	17	17	18	20	20	20	Fix P07	-	-	-	-	-
SYSCLK/	18	18	21	25	25	23	-	-	-	-	-	-
SYSCLK	-	-	-	-	-	-	Fix P16	4	8	8	6	4
CNVSTR0	19	19	22	26	-	24	-	-	-	-	-	-
T4	-	-	19	23	23	21	-	-	-	-	-	-
T4EX	-	-	20	24	24	22	-	-	-	-	-	-
T3	-	-	-	21	21	-	-	-	-	-	-	-
T3EX	-	-	-	22	22	-	-	-	-	-	-	-
CNVSTR2	-	-	-	27	26	25	-	-	-	-	-	-

Следует сделать ряд важных замечаний по таблице 9:

1. Таблица 9 публикуется впервые и представляет значительный практический интерес для разработчиков, т.к. позволяет не только определить приоритеты всех встроенных узлов семейств микроконтроллеров фирмы SiLabs, но и позволяет сравнить функциональные возможности различных семейств в плане доступности встроенных ресурсов микроконтроллеров для внешних подключений.
2. В ряде семейств микроконтроллеров имеются узлы, сигналы которых «жестко» ассоциированы с определенными линиями портов ввода/вывода. В таблице такие узлы помечены как «Fix Pnn». При работе коммутатора ресурсов Crossbar эти фиксированные линии портов ввода/вывода не участвуют в ассоциации сигнальных линий встроенных периферийных устройств к свободным линиям портов P0-P2 и пропускаются.
3. В некоторых семействах имеются также другие узлы, не приведенные в таблице, использование которых приводит к пропуску определенных линий портов ввода/вывода. Например, в семействах F02x-F12x с аппаратным интерфейсом внешней памяти EMI при его включении, при ассоциации встроенных периферийных узлов к линиям портов с помощью Crossbar могут пропускаться линии P05-P07, которые в этом случае оказываются занятыми сигналами аппаратного интерфейса внешней памяти ALE, RD/ и WR/ соответственно. Аналогичная картина наблюдается в семействе F30x, в котором зарезервированы и включаются приоритетно (пропускаются Crossbar) линии: P0 в случае использования внешнего опорного напряжения VREF, P02 и P03 в случае использования внешнего кварцевого резонатора, P06 в случае использования внешнего входа запуска аналого-цифрового преобразователя CNVSTR.
4. Кроме того, коммутатор ресурсов пропускает при ассоциации сигналов встроенной периферии все входы портов, настроенные как аналоговые, а также все входы, включенные для пропуска с помощью регистров PnSKIP в малоформатных семействах.

В заключении рассмотрим структуру регистров XBRn различных семейств (см.табл.10-13).

Таблица 10

Название регистра — XBR0, Port I/O Crossbar Register 0 (Порт 0 коммутатора ресурсов Crossbar)								
SFR адрес — 0xE1			Значение по умолсанию — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F00x, F01x, F02x, F04x, F06x, F12x	CP0OEN	ECIE	PCA0ME			UART0EN	SPI0OEN	SMB0EN
F30x	-	XSKP6	XSKP5	XSKP4	XSKP3	XSKP2	XSKP1	XSKP0
F31x, F32x, F33x	CP1AE	CP1E	CP0AE	CP0E	SYSCKE	SMB0E	SPI0E	URT0E
F35x	-	-	CP0AE	CP1AE	SYSCKE	SMB0E	SPI0E	URT0E

Таблица 11

Название регистра — XBR1, Port I/O Crossbar Register 1 (Порт 1 коммутатора ресурсов Crossbar)								
SFR адрес — 0xE2			Значение по умолсанию — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F00x, F01x, F02x, F04x, F06x, F12x	SYSCKE	T2EXE	T2E	INT1E	T1E	INT0E	T0E	CP1OEN
F30x	PCA0ME		CP0AOEN	CP0OEN	SYSCKE	SMB0OEM	URX0EN	UTX0EN
F31x, F32x, F33x, F53x	WEAKPUD	XBARE	T1E	T0E	ECIE	PCA0ME		

Таблица 12

Название регистра — XBR2, Port I/O Crossbar Register 2 (Порт 2 коммутатора ресурсов Crossbar)								
SFR адрес — 0xE1			Значение по умолсанию — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F00x, F01x	WEAKPUD	XBARE	-	-	-	-	-	CNVSTE
F02x, F04x, F12x	WEAKPUD	XBARE	-	T4EXE	T4E	UART1E	EMIFLE	CNVSTE
F06x	WEAKPUD	XBARE	-	T4EXE	T4E	UART1E	-	-
F30x	WEAKPUD	XBARE	-	-	-	T1E	T0E	ECIE

Таблица 13

Название регистра — XBR3, Port I/O Crossbar Register 3 (Порт 3 коммутатора ресурсов Crossbar)								
SFR адрес — 0xE4			Значение по умолсанию — 00000000b (0x00)					
Семейства	**Bit 7**	**Bit 6**	**Bit 5**	**Bit 4**	**Bit 3**	**Bit 2**	**Bit 1**	**Bit 0**
F04x, F06x	CTXOUT	-	-	-	CP2E	CNVST2E	T3EXE	T3E

В таблицах 9-13 используются следующие обозначения, приведенные в алфавитном порядке (установка любого из битов разрешает соответствующий ресурс, обнуление – запрещает):

CNVST2E (ADC2 External Convert Start Input Enable Bit) - бит разрешения (1) стартового входа ADC2.
CNVSTE (ADC0 Convert Start Input Enable Bit) - бит разрешения (1) входа запуска ADC0.
CP0AE (Comparator 0 Asynchronous Output Enable) – бит разрешения соединения асинхронного выхода компаратора 0.
CP0AOEN (Comparator 0 Asynchronous Output Enable) - разрешение (1) разводки асинхронного выхода компаратора 0.
CP0E (Comparator 0 Output Enable) – бит разрешения соединения синхронного выхода компаратора 0.
CP0OEN (Comparator 0 Output Enable Bit) - бит разрешения соединения выхода компаратора 0 на внешний вывод (1 - разрешено).
CP1AE (Comparator 1 Asynchronous Output Enable) – бит разрешения соединения асинхронного выхода компаратора 1 (1 - разрешено).
CP1E, CP1OEN (Comparator 1 Output Enable) – бит разрешения соединения синхронного выхода компаратора 1.
CP2E (CP2 Output Enable Bit) - разрешение (1) вывода CP2.
CTXOUT (CAN Transmit Pin (CTX) Output Mode) - бит режима выхода CTX (0 - "открытый исток" / 1 - ключевой режим).

ECIE (PCA0 Counter Input Enable Bit) - бит разрешения соединения входа программируемого массива-счетчика 0 на внешний вывод (1 - разрешено).
EMIFLE (External Memory Interface Low-Port Enable Bit) – бит разрешения (1) интерфейса внешней памяти на младших портах.
INT0E (INT0/ Enable Bit) - бит разрешения входа INT0/.
INT1E (INT1/ Enable Bit) - бит разрешения входа INT1/.
PCA0ME (PCA0 Module I/O Enables Bits) - биты разрешения соединения выходов модулей PCA на внешний выводы: 000 - запрещены все; 001 - только один первый; 010 - только два первых; 011 - только три первых; 100 - только четыре первых; и т.д.
SMB0E, SMB0OEN (SMBus I/O Enable Bit) - бит разрешения интерфейса SMBus.
SPI0E, SPI0OEN (SPI Bus I/O Enable Bit) - бит разрешения интерфейса SPI.
SYSCKE (System Clock Output Enable Bit) - бит разрешения выхода SYSCLK.
T0E (Timer 0 Enable Bit) - бит разрешения выхода таймера 0.
T1E (Timer 1 Enable Bit) - бит разрешения выхода таймера 1.
T2E (Timer 2 Enable Bit) - бит разрешения выхода таймера 2.
T2EXE (Timer 2 Extern Input Enable Bit) - бит разрешения (1) входа таймера 2.
T3E (Timer 3 Enable Bit) - бит разрешения выхода таймера 3.
T3EXE (Timer 3 Extern Input Enable Bit) - бит разрешения (1) входа таймера 3.
T4E (Timer 4 Enable Bit) - бит разрешения выхода таймера 4.
T4EXE (Timer 4 Extern Input Enable Bit) - бит разрешения (1) входа таймера 4.
UART0EN, URT0E (UART 0 I/O Enable Bit) - бит разрешения сигналов Tx и Rx интерфейса UART0.
UART1E (UART1 I/O Enable Bit) – бит разрешения сигналов Tx и Rx интерфейса UART1.
URX0EN (UART0 RX Enable) - разрешение (1) разводки сигнала RX интерфейса UART0.
UTX0EN (UART0 TX Enable) - разрешение (1) разводки сигнала TX интерфейса UART0.
WEAKPUD (Port I/O Weak Pull-up Disable Bit) - бит разрешения (0) / запрещения (1) подтяжки выводов (резисторов, соединенных с напряжением питания) за исключением линий ввода/вывода, сконфигурированных не с "открытым истоком").
XBARE (CrossBar Enable Bit) - бит разрешения (1) коммутатора ресурсов CrossBar.
XSKP6-0 (Crossbar Skip Enable Bits) - биты задают (1) номера выводов, которые должны быть пропущены Crossbar.

В заключение следует отметить, что при проектировании микроконтроллерных устройств на базе какого либо из семейств фирмы SiLabs следует внимательно ознакомиться с последней документацией по этому семейству, поскольку в них достаточно часто вносятся изменение и дополнения, а также ознакомиться с примерами программирования Crossbar для выбранного семейства.

(Продолжение следует)

Литература:

1. http://www.silabs.com