

## АНАЛИЗ SFR-СОВМЕСТИМОСТИ МИКРОКОНТРОЛЛЕРОВ ФИРМЫ SiLabs: ОСНОВНЫЕ ПОНЯТИЯ. ОБЪЕДИНЕННАЯ SFR КАРТА

Олег Николайчук  
[onic@ch.moldpac.md](mailto:onic@ch.moldpac.md)

Статья опубликована: Схемотехника, 2004, №3, с. 38-40

*В рамках данного цикла статей будет произведен системный анализ совместимости и принципы программного управления всех подсистем микроконтроллеров фирмы SiLabs. В первой статье цикла приведены причины и суть проблемы SFR-совместимости микроконтроллеров, определены критерии определения совместимости, отражены последствия слабой совместимости микроконтроллеров. Приведена современная классификация микроконтроллеров фирмы SiLabs, сводная таблица их подсистем. Описаны стандартный и многостраничный механизмы организации SFR карт. Приведена объединенная карта SFR регистров всех микроконтроллеров фирмы SiLabs.*

### Введение

С проблемой SFR совместимости современных микроконтроллеров в той или иной степени сталкивается практически любой разработчик микроконтроллерных систем. Рассмотрим, в чем собственно заключается суть этой проблемы. Известно, что практически все современные микроконтроллеры имеют так называемые регистры специальных функций – SFR (Special Function Registers) – определенный массив регистров, через которые вычислительное ядро микроконтроллеров имеет доступ ко всем периферийным (по отношению к ядру) подсистемам микросхемы микроконтроллера.

Впервые SFR механизм доступа к периферийным подсистемам микроконтроллера был применен фирмой Intel при создании первых микроконтроллерных семейств iMCS-48 и iMCS-51. С тех пор прошло уже около 30 лет, предложенный механизм прижился, и стал «de facto» - стандартом в микроконтроллерной технике. Многие из производителей x51-совместимых микроконтроллеров длительное время строго соблюдали механизм SFR практически в первоначальном виде, добавляя к стандартным SFR регистрам (набор регистров микроконтроллера i8051) лишь незначительное количество новых регистров. Производители других микроконтроллеров кардинально изменяли набор, функциональное назначение и адреса SFR регистров. Вообще говоря, процесс изменения количества SFR регистров является закономерным и неизбежным, т.к. с увеличением уровня сложности микроконтроллеров и введением в состав микросхем все новых и новых функциональных узлов и соответствующих периферийных подсистем, ядру микроконтроллера необходимо ими управлять, а следовательно, необходимо вводить новые SFR регистры.

Напомним читателю, что стандартная карта SFR регистров микроконтроллера i8051 занимала 128 байт, расположенных в пространстве основной оперативной памяти по шестнадцатеричным адресам с 0x80 по 0xFF. Первоначально в SFR карте использовалось только незначительное количество регистров, например, в микроконтроллере i8051 – 22 регистра (17%), в AT89C52 – 27 регистров (21%), в AT89C2051 – 19 регистров (14%), в AT90S8515 – 45 регистров (35%). Однако ситуация значительно осложнилась с появлением современных мощных микроконтроллеров, в состав которых входит большое количество новых подсистем, таких как подсистемы аналого-цифровых преобразователей (ADC), цифро-аналоговых преобразователей (DAC), управления и защиты Flash памяти, развитая подсистема прерываний, таймеров, большое количество интерфейсов. Все это привело к тому, что количество необходимых SFR регистров сильно возросло, а в некоторых случаях даже превысило первоначально отведенное SFR пространство в 128 байт. Кроме того, довольно часто регистры даже одинакового назначения располагались производителями по различным адресам и имели разное название. Такое положение дел еще может быть понятым, если это касается различных, несовместимых микроконтроллеров. Но проблема состоит в том, что такая ситуация наблюдается и в так называемых «совместимых»

микроконтроллерах, например в самых распространенных на сегодняшний день x51-совместимых микроконтроллерах.

Перечислим основные неудобства, которые порождаются описанной выше ситуацией. Известно, что при разработке новых микроконтроллерных изделий в силу различных причин разработчики в первую очередь руководствуются принципами совместимости, преемственности и достаточности применяемых микроконтроллеров. При этом под принципом «совместимости» понимается стремление разработчика использовать в новой разработке микроконтроллер с известной системой команд, архитектурой и основными принципами функционирования. Под принципом «преемственности» подразумевается потенциальная возможность использования в новых разработках накопленного разработчиком опыта программирования, отлаженных подпрограмм и библиотек, имеющихся программных компиляторов, отладчиков, аппаратуры для отладки и тестирования. Принцип «достаточности» проявляется при выборе набора интегрированных в микроконтроллер периферийных узлов, необходимых для решения поставленной задачи. Очевидно, что соблюдение этих принципов позволяет значительно сократить сроки разработки и стоимость разработки. А теперь определим, к чему могут привести различия в SFR картах известного разработчику микроконтроллера и планируемого к использованию в новой разработке. Ответ очевиден! К нарушению первых двух принципов! Во-первых, различия в SFR регистрах являются следствием отличий архитектуры и принципов функционирования. Во-вторых, изменение карты SFR регистров, т.е. их адресов, назначения или названия приведет к необходимости модернизации существующих отлаженных фрагментов программ и библиотек, а при определенных обстоятельствах может привести и к необходимости замены программ компиляторов и отладчиков. Все это, естественно, увеличит сроки и стоимость разработки. Теперь отметим, что разработчику приходится переходить на новый микроконтроллер не только в начале новой разработки, но и в процессе ее. Например, весьма распространенная ситуация, когда разработчик уже на заключительной стадии обнаруживает, что выбранный микроконтроллер является избыточным по объему Flash памяти. Если речь идет о нескольких изделиях, то с этим недостатком можно смириться. Однако если планируется выпуск больших серий изделия, и при этом есть возможность замены микроконтроллера на аналогичный микроконтроллер, но с меньшими ресурсами и стоимостью, - необходимо произвести такую замену, т.к. это приведет к значительному выигрышу в стоимости. Аналогичная ситуация может возникнуть при необходимости минимизации размеров изделия (или печатной платы). Другой распространенной причиной замены микроконтроллера на заключительной стадии разработки является расширение функциональных возможностей изделия.

Таким образом, мы рассмотрели причины возникновения и суть проблемы SFR совместимости, а также основные неудобства, которые из этой проблемы вытекают. Следует отметить, что существуют и другие следствия из этой проблемы. К ним следует отнести, например, необходимость замены файлов описаний SFR регистров при смене микроконтроллера, сложность создания универсальной программы отладчика и т.п.

Как мы уже отмечали выше, наиболее остро эта проблема стала проявляться в последние несколько лет, в связи с появлением и развитием современных высоко-интегрированных x51-совместимых микроконтроллеров, оснащенных большим набором встроенных периферийных подсистем и аналоговых узлов. Наиболее остро проблема SFR совместимости наблюдается в микроконтроллерах фирмы SiLabs[1], ранее производимых фирмой Cygnal[2].

### **Микроконтроллеры фирмы SiLabs и их подсистемы**

Фирма Cygnal за 4 года своего существования (с 1999 года) разработала и освоила производство 12 семейств x51-совместимых микроконтроллеров различного назначения[3,4]. Всего в эти 12 семейств входит 56 типов микроконтроллеров. В конце прошлого года фирма Cygnal вошла в состав более мощной фирмы SiLabs, которая также производит ряд микросхем для аналого-цифровой обработки сигналов. В настоящее время фирма SiLabs продолжает развивать и производить микроконтроллеры в соответствии с классификацией приведенной на рис.1.

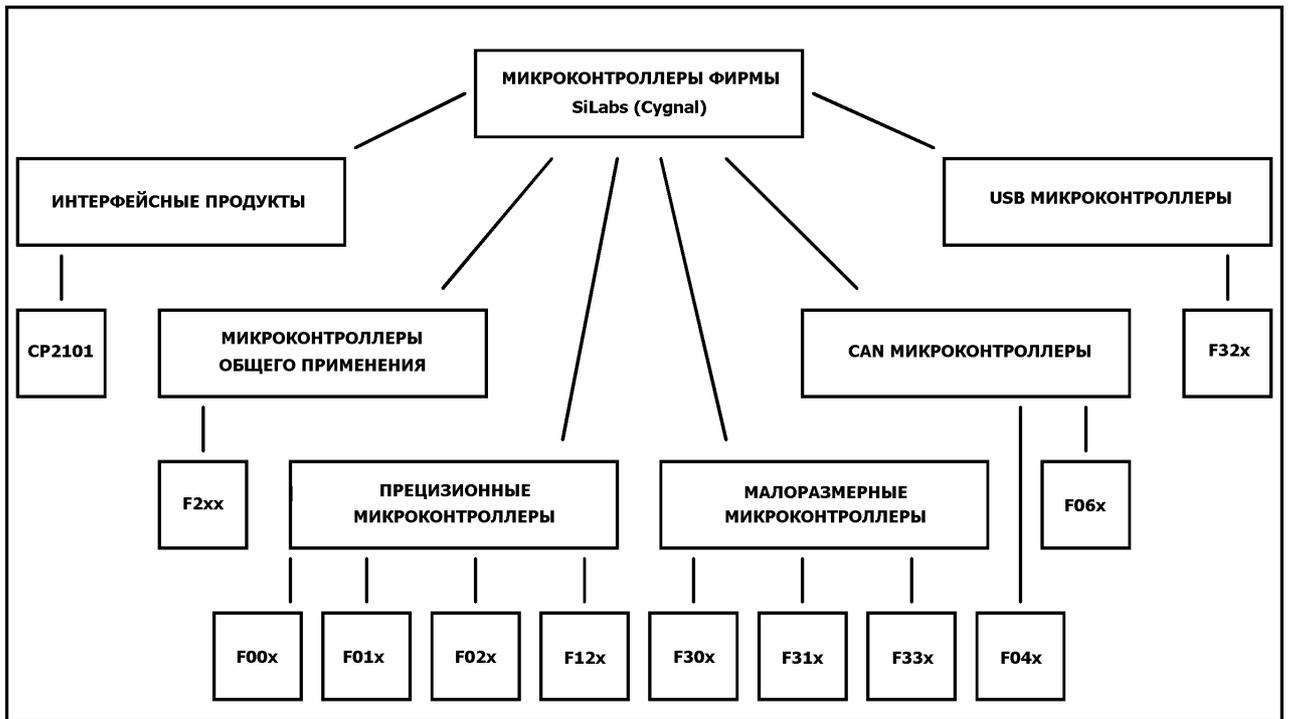


Рис.1. Классификация микроконтроллеров фирмы SiLabs

В ходе разработки новых семейств микроконтроллеров фирма Cygnal постоянно модифицировала их архитектуру, расширяла набор встроенных периферийных подсистем, и соответственно, измеряла структуру SFR регистров. При этом количество используемых SFR регистров соответственно увеличивалось. Так для самого маленького из микроконтроллеров семейства F30x количество SFR регистров составляло 65 (50% от стандартной SFR карты), а для одного из наиболее мощных семейств F06x – 172 (134%). Естественно, что в этом случае разработчики фирмы Cygnal вынуждены были изменить размеры SFR карты и впервые применили механизм многостраничной SFR карты, о котором мы поговорим несколько ниже. Для полного представления о сложности рассматриваемых микроконтроллеров рассмотрим состав подсистем, приведенный в таблице 1.

Таблица 1

Назначение подсистем	F00x	F01x	F02x	F04x	F06x	F12x	F2xx	F30x	F31x	F32x	F33x
<b>ПОДСИСТЕМЫ ЯДРА, ПОРТОВ И ПАМЯТИ</b>											
Подсистема стандартных регистров ядра <b>x51</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема прерываний	√	√	√	√	√	√	√	√	√	√	√
Подсистема аппаратного охранного таймера <b>WDT</b>	√	√	√	√	√	√	√	-	-	-	-
Подсистема управления сбросом	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления монитором питания	-	-	-	-	-	-	-	-	√	√	√
Подсистема управления регулятором напряжения	-	-	-	-	-	-	-	-	-	√	-
Подсистема управления умножителем	-	-	-	-	-	-	-	-	-	√	-
Подсистема калибровки встроенного генератора	-	-	-	√	√	√	-	√	√	√	√
Подсистема управления встроенным генератором	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления внешним генератором	√	√	√	√	√	√	√	√	√	√	√
Подсистема выбора генератора	-	-	-	√	√	√	-	-	√	√	√
Подсистема управления встроенным НЧ генератором	-	-	-	-	-	-	-	-	-	-	√
Подсистема <b>Flash</b> памяти	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления внешней памятью <b>EM1</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема аппаратного интерфейса внешней памяти <b>EM1</b>	-	-	√	√	√	√	-	-	-	-	-

Подсистема коммутатора ресурсов <b>Crossbar</b> и портов <b>Ports</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления <b>SFR</b>	-	-	-	√	√	√	-	-	-	-	-
<b>ПОДСИСТЕМЫ АНАЛОГОВЫЕ</b>											
Подсистема аналого-цифрового преобразователя <b>ADC0</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема аналого-цифрового преобразователя <b>ADC1</b>	-	-	-	-	√	-	-	-	-	-	-
Подсистема аналого-цифрового преобразователя <b>ADC2</b>	-	-	√	√	√	√	-	-	-	-	-
Подсистема цифро-аналоговых преобразователей <b>DAC0/1</b>	2	-	2	2	2	2	-	-	-	-	-
Подсистема цифро-аналогового преобразователя <b>IDAC</b>	-	-	-	-	-	-	-	-	-	-	√
Подсистема компараторов <b>CPT</b>	2	2	2	3	2	2	2	2	2	2	1
Подсистема опорного напряжения <b>VREF</b>	1	1	1	1	3	1	1	1	1	1	1
<b>ПОДСИСТЕМЫ ИНТЕРФЕЙСОВ</b>											
Подсистема интерфейса <b>UART0</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема интерфейса <b>UART1</b>	-	-	√	√	√	√	-	-	-	-	-
Подсистема интерфейса <b>SPI</b>	√	√	√	√	√	√	√	-	√	√	√
Подсистема интерфейса <b>SMBus0 (I2C)</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема интерфейса <b>PCA</b>	√	√	√	√	√	√	-	√	√	√	√
Подсистема интерфейса <b>CAN</b>	-	-	-	√	√	-	-	-	-	-	-
Подсистема интерфейса <b>USB</b>	-	-	-	-	-	-	-	-	-	√	-
<b>ПОДСИСТЕМЫ ВСПОМОГАТЕЛЬНЫЕ</b>											
Подсистема управления таймером <b>T0</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления таймером <b>T1</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления таймером <b>T2</b>	√	√	√	√	√	√	√	√	√	√	√
Подсистема управления таймером <b>T3</b>	√	√	√	√	√	√	-	-	√	√	√
Подсистема управления таймером <b>T4</b>	-	-	√	√	√	√	-	-	-	-	-
Подсистема прямого доступа в память <b>DMA</b>	-	-	-	-	√	-	-	-	-	-	-
Подсистема <b>CACHE</b> памяти	-	-	-	-	-	√	-	-	-	-	-
Подсистема умножителя частоты <b>PLL</b>	-	-	-	-	-	√	-	-	-	-	-

Обычно регистры SFR карты принято подразделять на четыре большие группы (как показано в табл.1): группу подсистем ядра, портов и памяти; группу аналоговых подсистем, которую в последнее время часто называют группой подсистем смешанных сигналов; группу подсистем интерфейсов и группу вспомогательных подсистем. Из таблицы 1 следует, что практически в каждой из групп существуют подсистемы, имеющиеся только в одном или двух семействах, поэтому говорить о совместимости таких подсистем бессмысленно. С другой стороны, в каждой из групп есть подсистемы, имеющиеся во всех семействах. В этом случае говорят о «сквозной» совместимости. Если же какая-либо подсистема присутствует в большинстве, но не во всех семействах, говорят о «частичной» совместимости. Вообще говоря, анализ SFR-совместимости – очень громоздкий и трудоемкий процесс. Он состоит в том, что составляется сводная таблица всех SFR регистров всех семейств с указанием их адресов. Затем сравниваются описания сходных регистров для всех семейств и составляется такая же большая таблица различий. Затем регистры группируются в соответствии с подсистемами, приведенными в таблице 1 и по каждой из подсистем делаются выводы. Следует отметить, что понятие совместимости включает в себя три типа совместимости: функциональную, адресную и битовую. О функциональной совместимости говорят, если рассматриваемые регистры выполняют идентичные функции. О адресной совместимости говорят, если у рассматриваемых регистров совпадают физические адреса. Если в рассматриваемых регистрах имеется и функциональная и адресная совместимость, то говорят о полной битовой совместимости, если все биты имеют одинаковое назначение. Если назначение некоторых из битов отличается, - говорят о частичной битовой совместимости. Прежде чем рассматривать сводную SFR таблицу всех семейств, необходимо рассмотреть структуру и механизмы SFR адресации.

### Механизмы SFR адресации

Выше мы напоминали читателю, что стандартная карта SFR регистров микроконтроллера i8051 занимала 128 байт, расположенных в пространстве основной оперативной памяти по шестнадцатеричным адресам с 0x80 по 0xFF. Такие SFR карты применяются во многих микроконтроллерах и широко описаны в технической литературе.

Говорили мы также и о том, что в некоторых семействах (F04x, F06x, F12x) количество SFR регистров настолько велико, что в стандартную карту оно не помещается. Для этих семейств фирма Cugnal впервые применила так называемый «многостраничный» механизм SFR карты (SFR paging). При разработке страничного механизма SFR карты преследовались две взаимно противоположные цели. С одной стороны было необходимо увеличить число SFR регистров, с другой – оставить неизменным расположение SFR карты в пространстве основной оперативной памяти по шестнадцатеричным адресам с 0x80 по 0xFF.

Суть этого механизма заключается в том, что вместо одной стандартной страницы SFR регистров с адресами 0x80-0xFF ядро микроконтроллера может поддерживать до 256 таких страниц. Переключение страниц возможно несколькими способами.

"Ручной" режим переключения осуществляется через специальный SFR регистр, доступный по одному и тому же адресу на всех страницах - SFRPAGE (Special Function Register Page Selection). В этот регистр можно в любой момент записать адрес требуемой страницы SFR регистров, при этом происходит "ручное" переключение набора SFR регистров. Кроме того, существует еще два регистра - SFRNEXT и SFRLAST, организованные в виде стека SFR страниц.

Предусмотрен автоматический режим переключения SFR страниц, заключающийся в том, что при возникновении ситуации прерывания, происходит автоматическое переключение SFR страниц так, что текущей становится страница, содержащая регистры управления, связанные с источником прерывания. При этом, предшествующая прерыванию страница автоматически сохраняется в регистре SFRNEXT, а содержимое этого регистра сохраняется в регистре SFRLAST. При завершении прерывания (выполнении инструкции IRET), происходит автоматическое восстановление значения SFRPAGE<-SFRNEXT и SFRNEXT<-SFRLAST.

Кроме того, пользователь при желании может во время выполнения процедуры прерывания модифицировать значения регистров SFRNEXT и SFRLAST. Автоматическое сохранение и восстановление SFR страниц может быть отключено (включено) с помощью бита управления SFRAPCE (SFR Automatic Page Control Enable Bit) в регистре управления страниц SFRPGCN (SFR Page Control Register). После сброса автоматический режим переключения страниц включен.

Регистры всех SFR страниц доступны для инструкций с прямой адресацией в пространстве адресов с 0x80 до 0xFF. Регистры с адресами, оканчивающимися на 0x0 или 0x8 (например, P0, TCON, P1, SCON, IE и т.д.) являются и бит-, и байтадресуемыми. Все остальные регистры SFR являются только байтадресуемыми. Неиспользуемые адреса в адресном пространстве SFR зарезервированы для развития. Использование этих адресов приводит к неопределенному результату и нежелательно.

В многостраничной SFR карте адрес обозначаются, как и в обычной SFR карте в шестнадцатеричном виде, а через дробную черту обозначается адрес страницы. Регистры в многостраничной SFR карте подразделяются на общие (обозначаются буквой "A" - "All Pages") и индивидуальные. В семействах микроконтроллеров F04x, F06x и F12x фирмы SiLabs пока используются только 5 страниц: 0, 1, 2, 3 и F. После сброса активной устанавливается нулевая страница (SFRPAGE=0x00). Страница F отведена для глобальных настроек микроконтроллера: настроек подсистемы тактовых генераторов, защиты Flash памяти, настроек коммутатора ресурсов Crossbar и портов. Практически все общесистемные ресурсы доступны либо со всех страниц (A), либо со страницы 0. На страницах 0-3 по одинаковым адресам располагаются регистры дублирующихся ресурсов, например, аналого-цифровых преобразователей ADC0/1/2, цифро-аналоговых преобразователей DAC0/1, аналоговых компараторов CPT0/1/2, последовательных портов UART0/1, дополнительных таймеров T2/3/4. Предложенный механизм достаточно удобен в эксплуатации, однако имеет два недостатка: к нему необходимо привыкнуть и он слабо совместим со стандартным.

Объединенная SFR карта или сводная таблица всех SFR регистров занимает достаточно большой объем и не может быть полностью приведена в рамках одной статьи, поэтому читатель может ознакомиться с ней на сайте нашего журнала[5], где она выложена в архиве SiLabSFR.zip.

В последующих статьях цикла при рассмотрении совместимости конкретных подсистем микроконтроллеров фирмы SiLabs и особенностях их программирования мы будем приводить эту таблицу по частям с подробным анализом.

*(Продолжение следует)*

### Литература:

1. <http://www.silabs.com>
2. <http://www.cygnal.com>
3. О. Николайчук Семейства X51 микроконтроллеров фирмы Cygnal // Компоненты и технологии, 2002, №1, 86-91
4. О. Николайчук X51-совместимые микроконтроллеры фирмы Cygnal / М.: ООО "ИД СКИМЕН", 2002.-472с., илл.
5. <http://www.dian.ru>

### Объединенная SFR карта (файл SiLabSFR.zip)

Название регистра	Назначение	Адрес SFR регистра										
		F00x	F01x	F02x	F04x	F06x	F12x F13x	F2xx	F30x	F31x	F32x	F33x
	<b>ПОДСИСТЕМЫ ЯДРА, ПОРТОВ И ПАМЯТИ</b>											
	<b>Стандартные регистры</b>											
ACC	Аккумулятор	0xE0	0xE0	0xE0	0xE0/A	0xE0/A	0xE0/A	0xE0	0xE0	0xE0	0xE0	0xE0
B	Регистр B	0xF0	0xF0	0xF0	0xF0/A	0xF0/A	0xF0/A	0xF0	0xF0	0xF0	0xF0	0xF0
PSW	Слово состояния	0xD0	0xD0	0xD0	0xD0/A	0xD0/A	0xD0/A	0xD0	0xD0	0xD0	0xD0	0xD0
SP	Указатель стека	0x81	0x81	0x81	0x81/A	0x81/A	0x81/A	0x81	0x81	0x81	0x81	0x81
DPL	Младший байт DPTR	0x82	0x82	0x82	0x82/A	0x82/A	0x82/A	0x82	0x82	0x82	0x82	0x82
DPH	Старший байт DPTR	0x83	0x83	0x83	0x83/A	0x83/A	0x83/A	0x83	0x83	0x83	0x83	0x83
PCON	Управление питанием	0x87	0x87	0x87	0x87/A	0x87/A	0x87/A	0x87	0x87	0x87	0x87	0x87
	<b>Регистры прерываний</b>											
IE0	Разрешение прерываний 0	0xA8	0xA8	0xA8	0xA8/A	0xA8/A	0xA8/A	0xA8	0xA8	0xA8	0xA8	0xA8
EIE1	Разрешение прерываний 1	0xE6	0xE6	0xE6	0xE6/A	0xE6/A	0xE6/A	0xE6	0xE6	0xE6	0xE6	0xE6
EIE2	Разрешение прерываний 2	0xE7	0xE7	0xE7	0xE7/A	0xE7/A	0xE7/A	0xE7	-	-	0xE7	-
IP0	Приоритеты прерываний 0	0xB8	0xB8	0xB8	0xB8/A	0xB8/A	0xB8/A	0xB8	0xB8	0xB8	0xB8	0xB8
EIP1	Приоритеты прерываний 1	0xF6	0xF6	0xF6	0xF6/A	0xF6/A	0xF6/A	0xF6	0xF6	0xF6	0xF6	0xF6
EIP2	Приоритеты прерываний 2	0xF7	0xF7	0xF7	0xF7/A	0xF7/A	0xF7/A	0xF7	-	-	0xF7	-
IT01CF	Конфигурация INT0/ и INT1/	-	-	-	-	-	-	-	0xE4	0xE4	0xE4	0xE4
	<b>Регистры сброса и WDT</b>											
WDTCN	Управление WDT	0xFF	0xFF	0xFF	0xFF/A	0xFF/A	0xFF/A	0xFF	-	-	-	-
RSTSRC	Управление источниками RST	0xEF	0xEF	0xEF	0xEF/0	0xEF/0	0xEF/0	0xEF	0xEF	0xEF	0xEF	0xEF
VDM0CN	Управление монитором питания	-	-	-	-	-	-	-	-	0xFF	0xFF	0xFF
REG0CN	Управление регулятором напряжения	-	-	-	-	-	-	-	-	-	0xC9	-
CLKMUL	Регистр управления множителем	-	-	-	-	-	-	-	-	-	0xB9	-
	<b>Регистры генераторов</b>											
OSCICL	Калибровка встроенного генератора	-	-	-	0xB3/F	0xB3/F	0xB3/F	-	0xB3	0xB3	0xB3	0xB3
OSCICN	Управление внутренним генератором	0xB2	0xB2	0xB2	0x8A/F	0x8A/F	0x8A/F	0xB2	0xB2	0xB2	0xB2	0xB2
OSXCXN	Управление внешним генератором	0xB1	0xB1	0xB1	0x8C/F	0x8C/F	0x8C/F	0xB1	0xB1	0xB1	0xB1	0xB1
CLKSEL	Выбор генератора	-	-	-	0x97/F	0x97/F	0x97/F	-	-	0xA9	0xA9	0xA9

OSCLCN	Управление НЧ генератором	-	-	-	-	-	-	-	-	-	-	-	0xE3
	<b>Регистры Flash памяти</b>												
FLACL	Управление доступом к Flash	0xB7	0xB7	0xB7	0xB7/F	0xB7/F	0xB7/F	0xB7	0xB7	0xB7	0xB7	0xB7	0xB7
FLSCL	Время доступа к Flash	0xB6	0xB6	0xB6	0xB7/0	0xB7/0	0xB7/0	0xB6	0xB6	0xB6	0xB6	0xB6	0xB6
PSCTL	Управление R/W к Flash	0x8F	0x8F	0x8F	0x87/0	0x87/0	0x87/0	0x8F	0x8F	0x8F	0x8F	0x8F	0x8F
FLSTAT	Flash статус	-	-	-	-	-	0x88/F	-	-	-	-	-	-
PSBANK	Управление Flash банками	-	-	-	-	-	0xB1/A	-	-	-	-	-	-
	<b>Регистры внешней памяти EMI</b>												
EMI0CF	Конфигурация внешней памяти	-	-	0xA3	0xA3/0	0xA3/0	0xA3/0	-	-	-	-	-	-
EMI0CN	Интерфейс внешней памяти	0xAF	0xAF	0xAF	0xA2/0	0xA2/0	0xA2/0	0xAF	-	0xAA	0xAA	0xAA	0xAA
EMI0TC	Регистр временного контроля EMIF	-	-	0xA1	0xA1/0	0xA1/0	0xA1/0		-	-	-	-	-
	<b>Регистры коммутатора ресурсов Crossbar</b>												
XBR0	Коммутатор ресурсов 0	0xE1	0xE1	0xE1	0xE1/F	0xE1/F	0xE1/F	-	0xE1	0xE1	0xE1	0xE1	0xE1
XBR1	Коммутатор ресурсов 1	0xE2	0xE2	0xE2	0xE2/F	0xE2/F	0xE2/F	-	0xE2	0xE2	0xE2	0xE2	0xE2
XBR2	Коммутатор ресурсов 2	0xE3	0xE3	0xE3	0xE3/F	0xE3/F	0xE3/F	-	0xE3	-	-	-	-
XBR3	Коммутатор ресурсов 3	-	-	-	0xE0/F	0xE0/F	-	-	-	-	-	-	-
	<b>Регистры портов Ports</b>												
P0	Регистр Port0	0x80	0x80	0x80	0x80/A	0x80/A	0x80/A	0x80	0x80	0x80	0x80	0x80	0x80
P1	Регистр Port1	0x90	0x90	0x90	0x90/A	0x90/A	0x90/A	0x90	-	0x90	0x90	0x90	0x90
P2	Регистр Port2	0xA0	0xA0	0xA0	0xA0/A	0xA0/A	0xA0/A	0xA0	-	0xA0	0xA0	0xA0	0xA0
P3	Регистр Port3	0xB0	0xB0	0xB0	0xB0/A	0xB0/A	0xB0/A	0xB0	-	0xB0	0xB0	-	-
P4	Регистр Port4	-	-	0x84	0xC8/F	0xC8/F	0xC8/F	-	-	-	-	-	-
P5	Регистр Port5	-	-	0x85	0xD8/F	0xD8/F	0xD8/F	-	-	-	-	-	-
P6	Регистр Port6	-	-	0x86	0xE8/F	0xE8/F	0xE8/F	-	-	-	-	-	-
P7	Регистр Port7	-	-	0x96	0xF8/F	0xF8/F	0xF8/F	-	-	-	-	-	-
P0MDOUT	Режим вывода Port0	-	-	-	0xA4/F	0xA4/F	0xA4/F	-	0xA4	0xA4	0xA4	0xA4	0xA4
P1MDOUT	Режим вывода Port1	-	-	-	0xA5/F	0xA5/F	0xA5/F	-	-	0xA5	0xA5	0xA5	0xA5
P2MDOUT	Режим вывода Port2	-	-	-	0xA6/F	0xA6/F	0xA6/F	-	-	0xA6	0xA6	0xA6	0xA6
P3MDOUT	Режим вывода Port3	-	-	-	0xA7/F	0xA7/F	0xA7/F	-	-	0xA7	0xA7	-	-
P4MDOUT	Режим вывода Port4	-	-	-	0x9C/F	0x9C/F	0x9C/F	-	-	-	-	-	-
P5MDOUT	Режим вывода Port5	-	-	-	0x9D/F	0x9D/F	0x9D/F	-	-	-	-	-	-
P6MDOUT	Режим вывода Port6	-	-	-	0x9E/F	0x9E/F	0x9E/F	-	-	-	-	-	-
P7MDOUT	Режим вывода Port7	-	-	-	0x9F/F	0x9F/F	0x9F/F	-	-	-	-	-	-
P0MDIN	Режим ввода Port0	-	-	-	-	-	-	-	0xF1	0xF1	0xF1	0xF1	0xF1
P1MDIN	Режим ввода Port1	-	-	0xBD	0xAD/F	0xAD/F	0xAD/F	-	-	0xF2	0xF2	0xF2	0xF2
P2MDIN	Режим ввода Port2	-	-	-	0xAE/F	0xAE/F	-	-	-	0xF3	0xF3	-	-
P3MDIN	Режим ввода Port3	-	-	-	0xAF/F	-	-	-	-	0xF4	0xF4	-	-
PRT0CF	Конфигурация Port0	0xA4	0xA4	0xA4	-	-	-	0xA4	-	-	-	-	-
PRT1CF	Конфигурация Port1	0xA5	0xA5	0xA5	-	-	-	0xA5	-	-	-	-	-
PRT1IF	Флаги прерывания Port1	0xAD	0xAD	0xAD	-	-	-	0xAD	-	-	-	-	-
PRT2CF	Конфигурация Port2	0xA6	0xA6	0xA6	-	-	-	0xA6	-	-	-	-	-
PRT3CF	Конфигурация Port3	0xA7	0xA7	0xA7	-	-	-	0xA7	-	-	-	-	-
P3IF	Флаги прерываний Port3	-	-	0xAD	-	-	-	-	-	-	-	-	-
P74OUT	Режим вывода Port4- Port7	-	-	0xB5	-	-	-	-	-	-	-	-	-
P0MODE	D/A режим Port0	-	-	-	-	-	-	0xF1	-	-	-	-	-
P1MODE	D/A режим Port1	-	-	-	-	-	-	0xF2	-	-	-	-	-
P2MODE	D/A режим Port2	-	-	-	-	-	-	0xF3	-	-	-	-	-

P3MODE	D/A режим Port3	-	-	-	-	-	-	-	0xF4	-	-	-	-
PRT0MX	Мультиплексор Port0	-	-	-	-	-	-	-	0xE1	-	-	-	-
PRT1MX	Мультиплексор Port1	-	-	-	-	-	-	-	0xE2	-	-	-	-
PRT2MX	Мультиплексор Port2	-	-	-	-	-	-	-	0xE3	-	-	-	-
P0SKIP	Режим пропусков Port 0	-	-	-	-	-	-	-	-	0xD4	0xD4	0xD4	-
P1SKIP	Режим пропусков Port 1	-	-	-	-	-	-	-	-	0xD5	0xD5	0xD5	-
P2SKIP	Режим пропусков Port 2	-	-	-	-	-	-	-	-	0xD6	0xD6	-	-
	<b>Регистры SFR страниц</b>												
SFRLAST	Предыдущая страница стека SFR	-	-	-	0x86/A	0x86/A	0x86/A	-	-	-	-	-	-
SFRNEXT	Следующая страница стека SFR	-	-	-	0x85/A	0x85/A	0x85/A	-	-	-	-	-	-
SFRPAGE	Регистр страниц SFR	-	-	-	0x84/A	0x84/A	0x84/A	-	-	-	-	-	-
SFRPGCN	Управление SFR	-	-	-	0x96/F	0x96/F	0x96/F	-	-	-	-	-	-
	<b>ПОДСИСТЕМЫ АНАЛОГОВЫЕ</b>												
	<b>Регистры ADC0</b>												
ADC0CF	Конфигурация ADC0	0xBC	0xBC	0xBC	0xBC/0	0xBC/0	0xBC/0	0xBC	0xBC	0xBC	0xBC	0xBC	0xBC
ADC0CN	Управление ADC0	0xE8	0xE8	0xE8	0xE8/0	0xE8/0	0xE8/0	0xE8	0xE8	0xE8	0xE8	0xE8	0xE8
ADC0GTH	Старший байт верхнего порога ADC0	0xC5	0xC5	0xC5	0xC5/0	0xC5/0	0xC5/0	0xC5	0xC4	0xC4	0xC4	0xC4	0xC4
ADC0GTL	Младший байт верхнего порога ADC0	0xC4	0xC4	0xC4	0xC4/0	0xC4/0	0xC4/0	0xC4	-	0xC3	0xC3	0xC3	0xC3
ADC0H	Старший байт данных ADC0	0xBF	0xBF	0xBF	0xBF/0	0xBF/0	0xBF/0	0xBF	0xBE	0xBE	0xBE	0xBE	0xBE
ADC0L	Младший байт данных ADC0	0xBE	0xBE	0xBE	0xBE/0	0xBE/0	0xBE/0	0xBE	-	0xBD	0xBD	0xBD	0xBD
ADC0LTH	Старший байт нижнего порога ADC0	0xC7	0xC7	0xC7	0xC7/0	0xC7/0	0xC7/0	0xC7	0xC6	0xC6	0xC6	0xC6	0xC6
ADC0LTL	Младший байт нижнего порога ADC0	0xC6	0xC6	0xC6	0xC6/0	0xC6/0	0xC6/0	0xC6	-	0xC5	0xC5	0xC5	0xC5
AMX0CF	Конфигурация AMUX0	0xBA	0xBA	0xBA	0xBA/0	-	-	-	-	-	-	-	-
AMX0PRT	Выбор выводов порта P3 для ADC0	-	-	-	0xBD/0	-	-	-	-	-	-	-	-
AMX0SL	Выбор каналов AMUX0	0xBB	0xBB	0xBB	0xBB/0	0xBB/0	-	0xBB	0xBB	-	-	-	-
HVA0CN	Высоковольтный усилитель	-	-	-	0xD6/0	-	-	-	-	-	-	-	-
ADC0CCF	Калибровочный коэффициент ADC0	-	-	-	-	0xBB/F	-	-	-	-	-	-	-
ADC0CPTT	Калибровочный указатель ADC0	-	-	-	-	0xBA/F	-	-	-	-	-	-	-
AMX0P	Выбор +AMUX0	-	-	-	-	-	-	-	-	0xBB	0xBB	0xBB	0xBB
AMX0N	Выбор -AMUX0	-	-	-	-	-	-	-	-	0xBA	0xBA	0xBA	0xBA
	<b>Регистры ADC1</b>												
ADC1CF	Конфигурация ADC1	-	-	-	-	0xBC/1	-	-	-	-	-	-	-
ADC1CN	Управление ADC1	-	-	-	-	0xE8/1	-	-	-	-	-	-	-
ADC1H	Старший байт данных ADC1	-	-	-	-	0xBF/1	-	-	-	-	-	-	-
ADC1L	Младший байт данных ADC1	-	-	-	-	0xBE/1	-	-	-	-	-	-	-
	<b>Регистры ADC2</b>												
ADC2	Данные ADC2	-	-	0x9C	0xBE/2	-	0xBE/2	-	-	-	-	-	-
ADC2CF	Конфигурация ADC2	-	-	0xAB	0xBC/2	0xBC/2	0xBC/2	-	-	-	-	-	-
ADC2CN	Управление ADC2	-	-	0xAA	0xE8/2	0xE8/2	0xE8/2	-	-	-	-	-	-
ADC2GT	Верхний порог ADC2	-	-	-	0xC4/1	-	0xC4/1	-	-	-	-	-	-
ADC2LT	Нижний порог ADC2	-	-	-	0xC6/1	-	0xC6/1	-	-	-	-	-	-
AMX2CF	Конфигурация AMUX2	-	-	-	0xBA/2	0xBA/2	0xBA/2	-	-	-	-	-	-
AMX2SL	Выбор каналов AMUX2	-	-	0xAC	0xBB/2	0xBB/2	0xBB/2	-	-	-	-	-	-

ADC2GTH	Старший байт верхнего порога ADC2	-	-	-	-	0xC5/2	-	-	-	-	-	-
ADC2GTL	Младший байт верхнего порога ADC2	-	-	-	-	0xC4/2	-	-	-	-	-	-
ADC2H	Старший байт данных ADC2	-	-	-	-	0xBF/2	-	-	-	-	-	-
ADC2L	Младший байт данных ADC2	-	-	-	-	0xBE/2	-	-	-	-	-	-
ADC2LTH	Старший байт нижнего порога ADC2	-	-	-	-	0xC7/2	-	-	-	-	-	-
ADC2LTL	Младший байт нижнего порога ADC2	-	-	-	-	0xC6/2	-	-	-	-	-	-
	<b>Регистры DAC0/1</b>											
DAC0CN	Управление DAC0	0xD4	-	0xD4	0xD4/0	0xD4/0	0xD4/0	-	-	-	-	0xB9
DAC0H	Старший байт данных DAC0	0xD3	-	0xD3	0xD3/0	0xD3/0	0xD3/0	-	-	-	-	0x97
DAC0L	Младший байт данных DAC0	0xD2	-	0xD2	0xD2/0	0xD2/0	0xD2/0	-	-	-	-	0x96
DAC1CN	Управление DAC1	0xD7	-	0xD7	0xD4/1	0xD4/1	0xD4/1	-	-	-	-	-
DAC1H	Старший байт данных DAC1	0xD6	-	0xD6	0xD3/1	0xD3/1	0xD3/1	-	-	-	-	-
DAC1L	Младший байт данных DAC1	0xD5	-	0xD5	0xD2/1	0xD2/1	0xD2/1	-	-	-	-	-
	<b>Регистры компараторов CPT</b>											
CPT0CN	Управление компаратором 0	0x9E	0x9E	0x9E	0x88/1	0x88/1	0x88/1	0x9E	0xF8	0x9B	0x9B	0x9B
CPT1CN	Управление компаратором 1	0x9F	0x9F	0x9F	0x88/2	0x88/2	0x88/2	0x9F	-	0x9A	0x9A	-
CPT2CN	Управление компаратором 2	-	-	-	0x88/3	0x88/3	-	-	-	-	-	-
CPT0MD	Режим компаратора 0	-	-	-	0x89/1	0x89/1	0x89/1	-	0x9D	0x9D	0x9D	0x9D
CPT1MD	Режим компаратора 1	-	-	-	0x89/2	0x89/2	0x89/2	-	-	0x9C	0x9C	-
CPT2MD	Режим компаратора 2	-	-	-	0x89/3	0x89/3	-	-	-	-	-	-
CPT0MX	Мультиплексор компаратора 0	-	-	-	-	-	-	0x9F	0x9F	0x9F	0x9F	0x9F
CPT1MX	Мультиплексор компаратора 1	-	-	-	-	-	-	-	-	0x9E	0x9E	-
	<b>Регистры VREF</b>											
REF0CN	Управление VREF0	0xD1	0xD1	0xD1	0xD1/0	0xD1/0	0xD1/0	0xD1	0xD1	0xD1	0xD1	0xD1
REF1CN	Управление VREF1	-	-	-	-	0xD1/1	-	-	-	-	-	-
REF2CN	Управление VREF2	-	-	-	-	0xD1/2	-	-	-	-	-	-
	<b>ПОДСИСТЕМЫ ИНТЕРФЕЙСОВ</b>											
	<b>Регистры UART0</b>											
SCON0	Управление UART0	0x98	0x98	0x98	0x98/0	0x98/0	0x98/0	0x98	0x98	0x98	0x98	0x98
SBUF0	Буфер данных UART0	0x99	0x99	0x99	0x99/0	0x99/0	0x99/0	0x99	0x99	0x99	0x99	0x99
SADDR0	Регистр адреса ведомого UART0	-	-	0xA9	0xA9/0	0xA9/0	0xA9/0	-	-	-	-	-
SADEN0	Разрешение ведомого UART0	-	-	0xB9	0xB9/0	0xB9/0	0xB9/0	-	-	-	-	-
SSTA0	Статус UART0	-	-	-	0x91/0	0x91/0	0x91/0	-	-	-	-	-
	<b>Регистры UART1</b>											
SCON1	Управление UART1	-	-	0xF1	0x98/1	0x98/1	0x98/1	-	-	-	-	-
SBUF1	Буфер данных UART1	-	-	0xF2	0x99/1	0x99/1	0x99/1	-	-	-	-	-
SADDR1	Регистр адреса ведомого UART1	-	-	0xF4	-	-	-	-	-	-	-	-
SADEN1	Разрешение ведомого UART1	-	-	0xAE	-	-	-	-	-	-	-	-
	<b>Регистры SPI</b>											
SPI0CFG	Конфигурация SPI	0x9A	0x9A	0x9A	0x9A/0	0x9A/0	0x9A/0	0x9A	-	0xA1	0xA1	0xA1
SPI0CKR	Управление скоростью SPI	0x9D	0x9D	0x9D	0x9D/0	0x9D/0	0x9D/0	0x9D	-	0xA2	0xA2	0xA2
SPI0CN	Управление шиной SPI	0xF8	0xF8	0xF8	0xF8/0	0xF8/0	0xF8/0	0xF8	-	0xF8	0xF8	0xF8
SPI0DAT	Данные SPI	0x9B	0x9B	0x9B	0x9B/0	0x9B/0	0x9B/0	0x9B	-	0xA3	0xA3	0xA3

<b>Регистры SMBus0</b>												
SMB0ADR	Адреса SMBus0	0xC3	0xC3	0xC3	0xC3/0	0xC3/0	0xC3/0	-	-	-	-	-
SMB0CN	Управление SMBus0	0xC0	0xC0	0xC0	0xC0/0	0xC0/0	0xC0/0	-	0xC0	0xC0	0xC0	0xC0
SMB0CR	Управление скоростью SMBus0	0xCF	0xCF	0xCF	0xCF/0	0xCF/0	0xCF/0	-	-	-	-	-
SMB0DAT	Данные SMBus0	0xC2	0xC2	0xC2	0xC2/0	0xC2/0	0xC2/0	-	0xC2	0xC2	0xC2	0xC2
SMB0STA	Состояние SMBus0	0xC1	0xC1	0xC1	0xC1/0	0xC1/0	0xC1/0	-	-	-	-	-
SMB0CF	Конфигурация SMBus0	-	-	-	-	-	-	-	0xC1	0xC1	0xC1	0xC1
<b>Регистры PCA</b>												
PCA0CN	Управление PCA	0xD8	0xD8	0xD8	0xD8/0	0xD8/0	0xD8/0	-	0xD8	0xD8	0xD8	0xD8
PCA0CPH0	Старший байт захвата 0 PCA	0xFA	0xFA	0xFA	0xFC/0	0xFC/0	0xFC/0	-	0xFC	0xFC	0xFC	0xFC
PCA0CPH1	Старший байт захвата 1 PCA	0xFB	0xFB	0xFB	0xFE/0	0xFE/0	0xFE/0	-	0xEA	0xEA	0xEA	0xEA
PCA0CPH2	Старший байт захвата 2 PCA	0xFC	0xFC	0xFC	0xFA/0	0xFA/0	0xFA/0	-	0xEC	0xEC	0xEC	0xEC
PCA0CPH3	Старший байт захвата 3 PCA	0xFD	0xFD	0xFD	0xEC/0	0xEC/0	0xEC/0	-	-	0xEE	0xEE	-
PCA0CPH4	Старший байт захвата 4 PCA	0xFE	0xFE	0xFE	0xEE/0	0xEE/0	0xEE/0	-	-	0xFE	0xFE	-
PCA0CPH5	Старший байт захвата 5 PCA	-	-	-	0xE2/0	0xE2/0	0xE2/0	-	-	-	-	-
PCA0CPL0	Младший байт захвата 0 PCA	0xEA	0xEA	0xEA	0xFB/0	0xFB/0	0xFB/0	-	0xFB	0xFB	0xFB	0xFB
PCA0CPL1	Младший байт захвата 1 PCA	0xEB	0xEB	0xEB	0xFD/0	0xFD/0	0xFD/0	-	0xE9	0xE9	0xE9	0xE9
PCA0CPL2	Младший байт захвата 2 PCA	0xEC	0xEC	0xEC	0xE9/0	0xE9/0	0xE9/0	-	0xEB	0xEB	0xEB	0xEB
PCA0CPL3	Младший байт захвата 3 PCA	0xED	0xED	0xED	0xEB/0	0xEB/0	0xEB/0	-	-	0xED	0xED	-
PCA0CPL4	Младший байт захвата 4 PCA	0xEE	0xEE	0xEE	0xED/0	0xED/0	0xED/0	-	-	0xFD	0xFD	-
PCA0CPL5	Младший байт захвата 5 PCA	-	-	-	0xE1/0	0xE1/0	0xE1/0	-	-	-	-	-
PCA0CPM0	Модуль захвата/сравнения 0 PCA	0xDA	0xDA	0xDA	0xDA/0	0xDA/0	0xDA/0	-	0xDA	0xDA	0xDA	0xDA
PCA0CPM1	Модуль захвата/сравнения 1 PCA	0xDB	0xDB	0xDB	0xDB/0	0xDB/0	0xDB/0	-	0xDB	0xDB	0xDB	0xDB
PCA0CPM2	Модуль захвата/сравнения 2 PCA	0xDC	0xDC	0xDC	0xDC/0	0xDC/0	0xDC/0	-	0xDC	0xDC	0xDC	0xDC
PCA0CPM3	Модуль захвата/сравнения 3 PCA	0xDD	0xDD	0xDD	0xDD/0	0xDD/0	0xDD/0	-	-	0xDD	0xDD	-
PCA0CPM4	Модуль захвата/сравнения 4 PCA	0xDE	0xDE	0xDE	0xDE/0	0xDE/0	0xDE/0	-	-	0xDE	0xDE	-
PCA0CPM5	Модуль захвата/сравнения 5 PCA	-	-	-	0xDF/0	0xDF/0	0xDF/0	-	-	-	-	-
PCA0H	Старший байт данных PCA	0xF9	0xF9	0xF9	0xFA/0	0xFA/0	0xFA/0	-	0xFA	0xFA	0xFA	0xFA
PCA0L	Младший байт данных PCA	0xE9	0xE9	0xE9	0xF9/0	0xF9/0	0xF9/0	-	0xF9	0xF9	0xF9	0xF9
PCA0MD	Управление режимом PCA	0xD9	0xD9	0xD9	0xD9/0	0xD9/0	0xD9/0	-	0xD9	0xD9	0xD9	0xD9
<b>Регистры CAN</b>												
CAN0ADR	Адрес CAN	-	-	-	0xDA/1	0xDA/1	-	-	-	-	-	-
CAN0CN	Управление CAN	-	-	-	0xF8/1	0xF8/1	-	-	-	-	-	-
CAN0DATAH	Старший байт данных CAN	-	-	-	0xD9/1	0xD9/1	-	-	-	-	-	-
CAN0DATL	Младший байт данных CAN	-	-	-	0xD8/1	0xD8/1	-	-	-	-	-	-
CAN0STA	Статус CAN	-	-	-	0xC0/1	0xC0/1	-	-	-	-	-	-
CAN0TST	Тест CAN	-	-	-	0xDB/1	0xDB/1	-	-	-	-	-	-
<b>Регистры USB</b>												
USB0ADR	Адрес интерфейса USB	-	-	-	-	-	-	-	-	-	0x96	-
USB0DAT	Данные интерфейса USB	-	-	-	-	-	-	-	-	-	0x97	-
USB0XCN	Управление интерфейса USB	-	-	-	-	-	-	-	-	-	0xD7	-
<b>ПОДСИСТЕМЫ ВСПОМОГАТЕЛЬНЫЕ</b>												
<b>Регистры таймеров T0/1</b>												
CKCON	Управление частотой таймеров T	0x8E	0x8E	0x8E	0x8E/0	0x8E/0	0x8E/0	0x8E	0x8E	0x8E	0x8E	0x8E
TCON	Управление таймерами T	0x88	0x88	0x88	0x88/0	0x88/0	0x88/0	0x88	0x88	0x88	0x88	0x88
TMOD	Режимы T	0x89	0x89	0x89	0x89/0	0x89/0	0x89/0	0x89	0x89	0x89	0x89	0x89
TN0	Старший байт данных T0	0x8C	0x8C	0x8C	0x8C/0	0x8C/0	0x8C/0	0x8C	0x8C	0x8C	0x8C	0x8C



CCH0CN	Управление кэш	-	-	-	-	-	0xA1/F	-	-	-	-	-
CCH0LC	Запирание кэш	-	-	-	-	-	0xA3/F	-	-	-	-	-
CCH0MA	Кэш аккумулятор	-	-	-	-	-	0x9A/F	-	-	-	-	-
CCH0TN	Настройка кэш	-	-	-	-	-	0xA2/F	-	-	-	-	-
	<b>Регистры умножителя тактовой частоты PLL</b>											
PLL0CN	Управление PLL	-	-	-	-	-	0x89/F	-	-	-	-	-
PLL0DIV	Делитель PLL	-	-	-	-	-	0x8D/F	-	-	-	-	-
PLL0FLT	Фильтр PLL	-	-	-	-	-	0x8F/F	-	-	-	-	-
PLL0MUL	Умножитель PLL	-	-	-	-	-	0x8E/F	-	-	-	-	-