Глава 11. СЕМЕЙСТВО МИКРОКОНТРОЛЛЕРОВ C8051F31x

11.1. Обобщенная структура и состав семейства C8051F31x

Семейство C8051F31x состоит из 2 микроконтроллеров с номерами 310 и 311[17]. Состав семейства и его основные характеристики приведены в таблице 11.1.

Таблица 11.1.

Состав семейства C8051F31x

ТИП	MIPS (пиковая)	Flash память, Кбайт	RAM, байт	SMBus (I^2C)	SPI	UART	Таймеры (16 бит)	PCA	Линии ввода/вывода	Количество каналов 10-разрядного ADC (200 ksps)	Компараторы	Источник опорного напряжения	Калибруемый генератор	Температурный датчик	Корпус
C8051F310	25	16	1280	√	√	√	4	√	29	25	2	√	√	√	LQFP32
C8051F311	25	16	1280	√	√	√	4	√	25	25	2	√	√	√	MLP28

Обобщенная структура микроконтроллеров семейства C8051F31x, представленная на рис.11.1, состоит из трех функциональных групп: аналоговой периферии (Analog Peripherals), цифровой периферии (Digital Peripherals or Digital I/O) и высокопроизводительного контроллерного ядра (High-Speed Controller Core). Основными структурными отличиями этого семейства являются:

- Наличие высокопроизводительного контроллерного ядра CIP-51;
- Наличие 25-канального десятиразрядного аналого-цифрового преобразователя ADC0;
- Встроенная система отладки с оригинальным двухпроводным интерфейсом Cygnal (C2). Система позволяет производить отладку с имитацией всех ресурсов и программированием собственно Flash памяти отлаженной программой;
- Прецизионный встроенный генератор до 25 MHz..

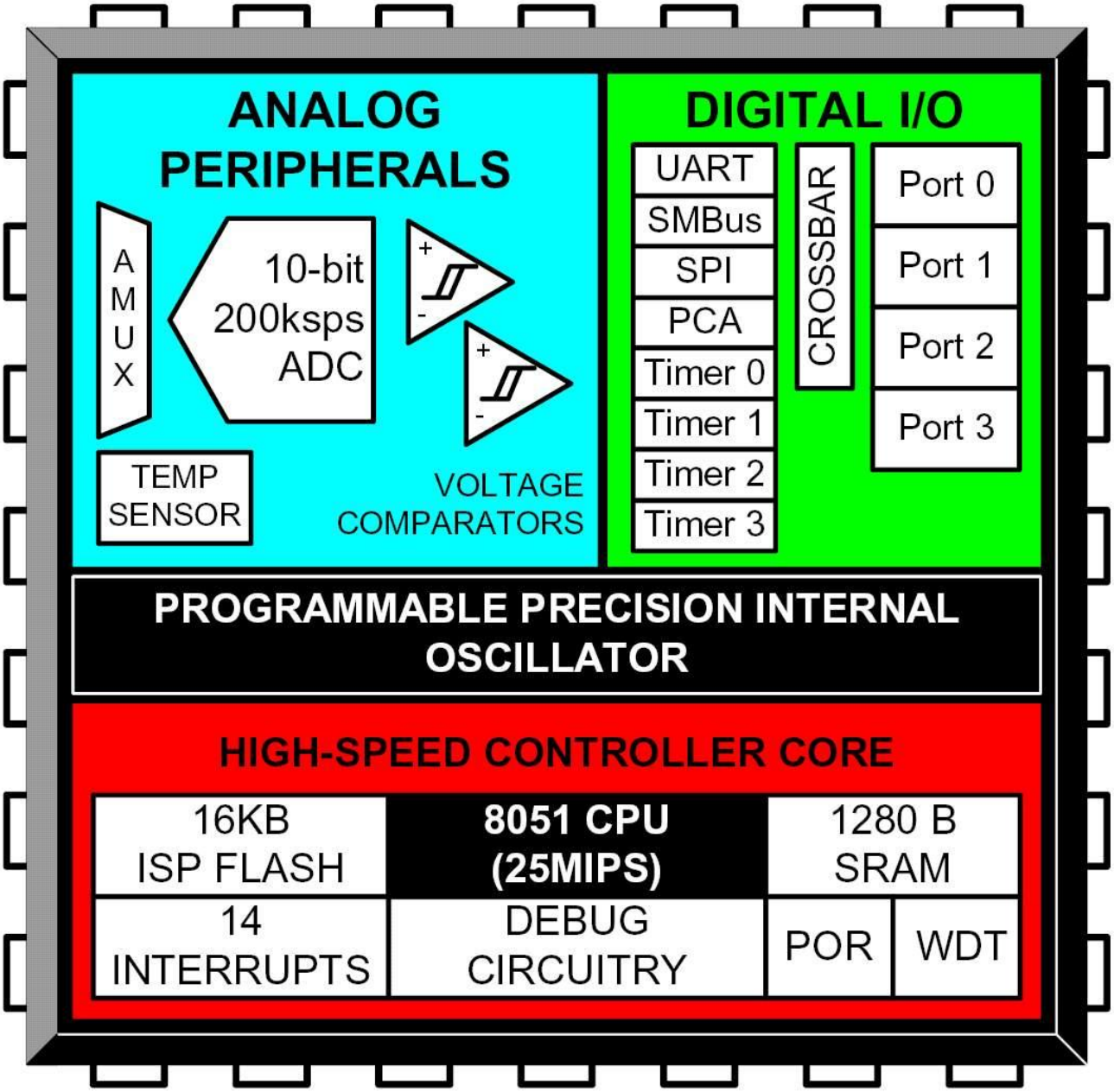
Микроконтроллеры семейства отличаются только типом корпуса и соответственно количеством линий ввода/вывода.

Оригинальный интерфейс C2 использует только два вывода корпуса, которые мультиплексированы с линиями ввода/вывода и могут использоваться пользователем для общесистемных целей.

В состав группы аналоговой периферии входят: аналого-цифровые преобразователи ADC0 с разрядностью 10 бит; аналоговый входной мультиплексор AMUX на 25 входов; источник опорного напряжения используется либо внешний, либо в качестве источника используется напряжение питания; встроенный датчик температуры с точностью ±3С°; два аналоговых компаратора с программируемым гистерезисом и прецизионный монитор питания.

Группа узлов цифровой периферии семейству:

Функциональная группа ядра микроконтроллера содержит: высокоскоростное ядро, работающее при частотах до 25МГц, обеспечивающее пиковую производительность до 25MIPS; встроенный программируемый калибруемый генератор тактовой частоты (от 2 до 25 МГц); тактовый генератор с внешним кварцевым резонатором (RC - цепочкой, конденсатором или входом внешнего генератора); узел отладки и программирования - C2; 256 + 1024 байт оперативной памяти; 16К встроенной Flash памяти программ/данных; охранный таймер WDT (Watchdog Timer); контроллер прерывания на 15 векторов.



2

Рис.11.1. Обобщенная структура микроконтроллеров семейства C8051F31x

Все микроконтроллеры семейства работают при напряжении питания от 2,7В до 3,6В в индустриальном диапазоне температур от -45 до +85С°. Линии портов ввода/вывода, сброса и С2 работоспособны при питании 5В.

11.2. Функциональные схемы, типы корпусов и назначение выводов

Микроконтроллеры семейства C8051F31x имеют различное количество выводов (соответственно и корпус). Микроконтроллер C8051F310 выпускаются в корпусе со 32 выводами - LQFP-32 (см. рис.11.2). Микроконтроллер C8051F311 выпускаются в корпусе с 28 выводами - MLP-28 (см. рис.11.3). Функциональные схемы микроконтроллеров показаны на рис.11.4 - 11.5. Назначение выводов микроконтроллеров семейства C8051F31x приведено в таблице 11.2.

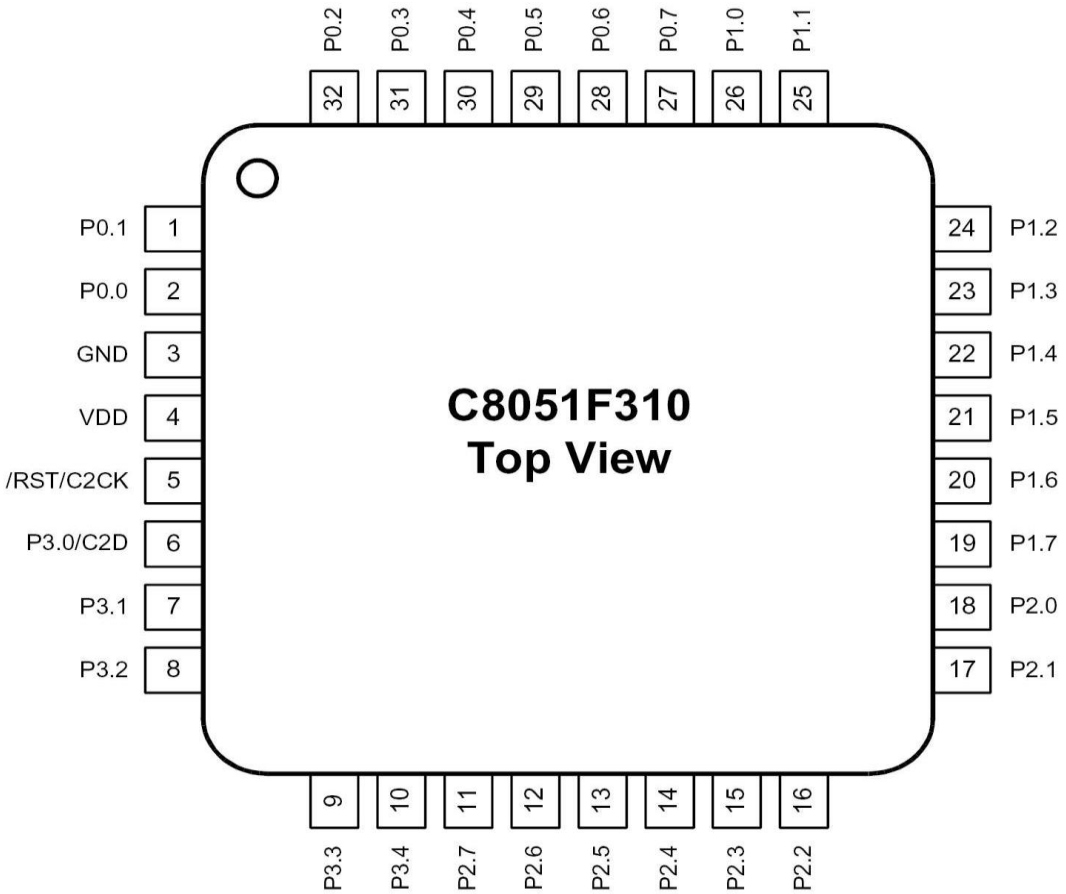


Рис.11.2. Расположение выводов микроконтроллера C8051F310 в корпусе LQFP-32

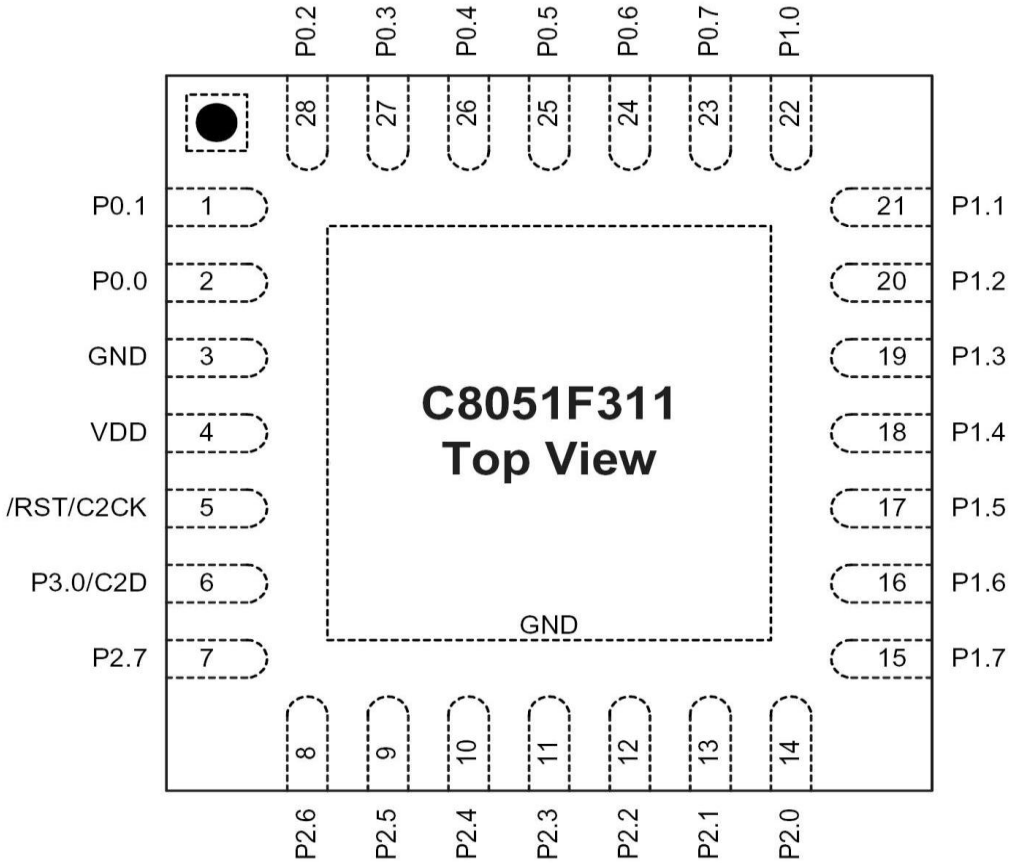


Рис.11.3. Расположение выводов микроконтроллера C8051F311 в корпусе MLP-28

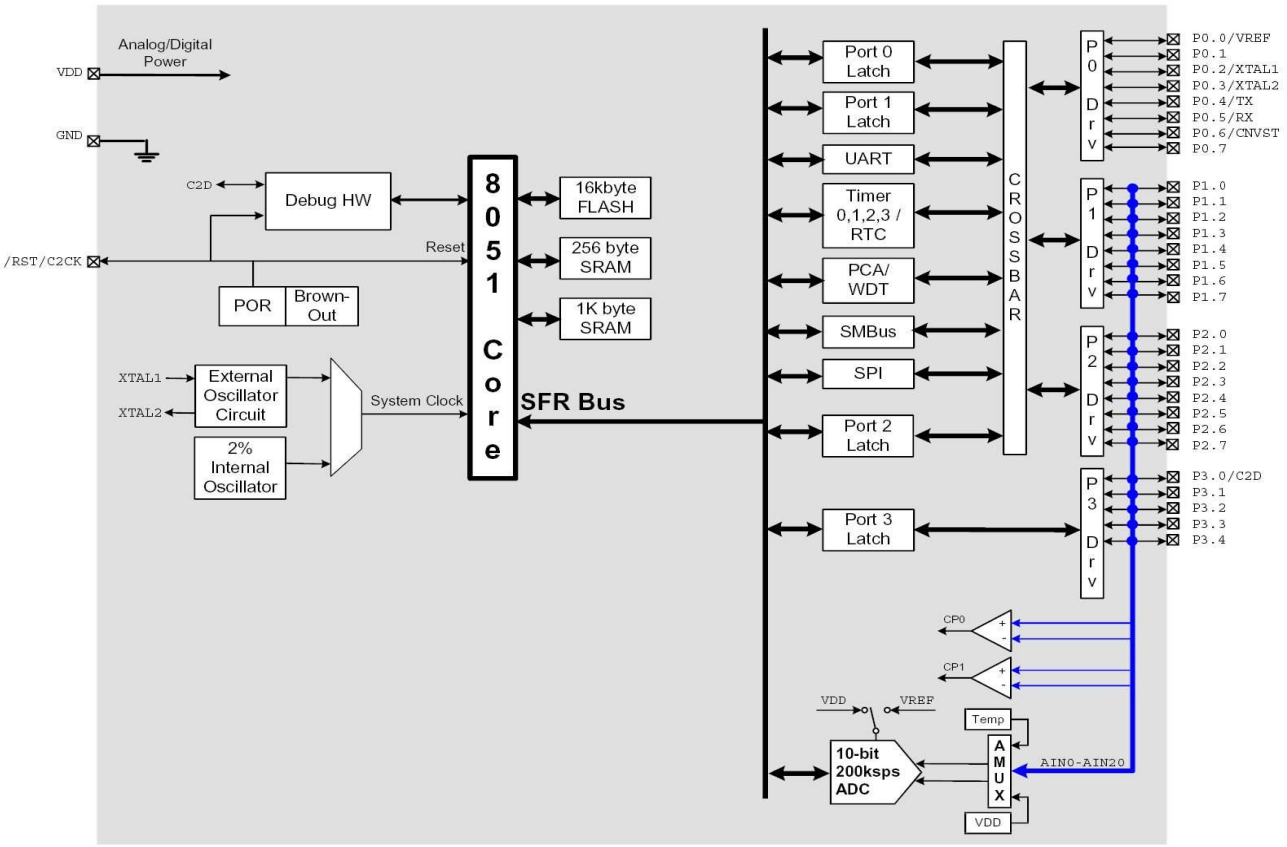


Рис.11.4. Функциональная схема микроконтроллера C8051F310 в корпусе LQFP-32

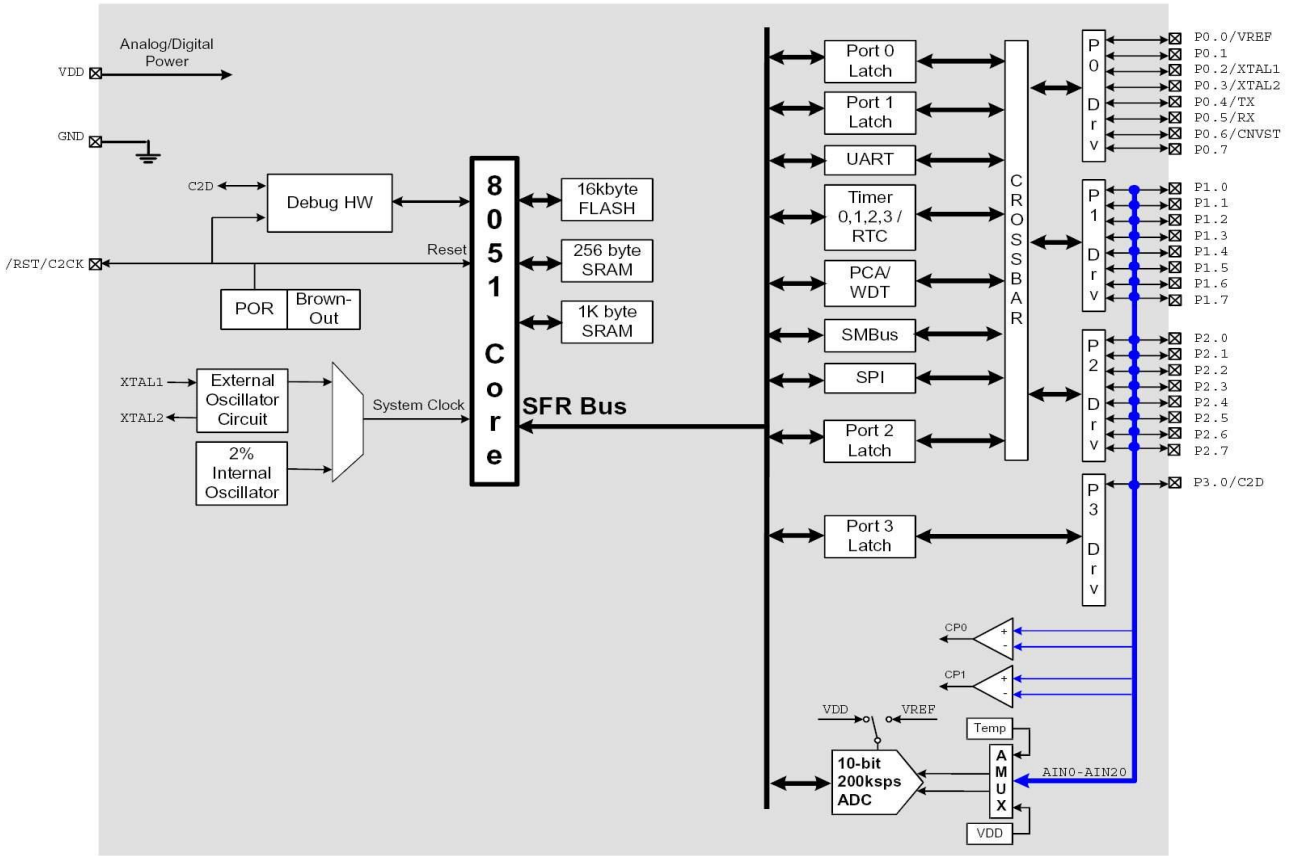


Рис.11.5. Функциональная схема микроконтроллера C8051F311 в корпусе MLP-28

Таблица 11.2.

Сводная таблица нумерации, названия и назначения выводов семейства C8051F31x

Имя	Выводы		Тип	Описание
	F310	F311		
VDD	4	4		Напряжение питания (должно быть от +2.7 до +3.6 V)
GND	3	3		Цифровая земля
RST/ C2CK	5	5	D I/O D I/O	Сигнал сброса с открытым истоком. Внешний сброс осуществляется подачей на этот вход низкого потенциала на время более 10 мкс Тактовый сигнал для интерфейса C2 программирования и отладки
P3.0/ C2D	6	6	D I/O D I/O	Линия ввода/вывода Port 3.0/ (инверсная) Двунаправленная линия данных интерфейса C2 программирования и отладки
P0.0/ VREF	2	2	D I/O A In	Линия ввода/вывода Port 0.0/ (инверсная)
P0.1	1	1	D I/O	Линия ввода/вывода Port 0.1
P0.2/ XLAT1	32	28	D I/O A In	Линия ввода/вывода Port 0.2/ (инверсная) Внешний вход тактовой частоты
P0.3/ XLAT2	31	27	D I/O A Out D In	Линия ввода/вывода Port 0.3/ (инверсная) Внешний выход тактовой частоты
P0.4	30	26	D I/O	Линия ввода/вывода Port 0.4
P0.5	29	25	D I/O	Линия ввода/вывода Port 0.5
P0.6/ CNVSTR	28	24	D I/O	Линия ввода/вывода Port 0.6/ (инверсная) Вход запуска преобразования ADC0
P0.7	27	23	D I/O	Линия ввода/вывода Port 0.7
P1.0	26	22	D I/O A In	Линия ввода/вывода Port 1.0 или аналоговый вход
P1.1	25	21	D I/O A In	Линия ввода/вывода Port 1.1 или аналоговый вход
P1.2	24	20	D I/O A In	Линия ввода/вывода Port 1.2 или аналоговый вход
P1.3	23	19	D I/O A In	Линия ввода/вывода Port 1.3 или аналоговый вход
P1.4	22	18	D I/O A In	Линия ввода/вывода Port 1.4 или аналоговый вход
P1.5	21	17	D I/O A In	Линия ввода/вывода Port 1.5 или аналоговый вход
P1.6	20	16	D I/O A In	Линия ввода/вывода Port 1.6 или аналоговый вход
P1.7	19	15	D I/O A In	Линия ввода/вывода Port 1.7 или аналоговый вход
P2.0	18	14	D I/O A In	Линия ввода/вывода Port 2.0 или аналоговый вход
P2.1	17	13	D I/O A In	Линия ввода/вывода Port 2.1 или аналоговый вход
P2.2	16	12	D I/O A In	Линия ввода/вывода Port 2.2 или аналоговый вход
P2.3	15	11	D I/O A In	Линия ввода/вывода Port 2.3 или аналоговый вход
P2.4	14	10	D I/O A In	Линия ввода/вывода Port 2.4 или аналоговый вход
P2.5	13	9	D I/O A In	Линия ввода/вывода Port 2.5 или аналоговый вход
P2.6	12	8	D I/O A In	Линия ввода/вывода Port 2.6 или аналоговый вход
P2.7	11	7	D I/O A In	Линия ввода/вывода Port 2.7 или аналоговый вход

P3.1	7	-	D I/O A In	Линия ввода/вывода Port 3.1 или аналоговый вход
P3.2	8	-	D I/O A In	Линия ввода/вывода Port 3.2 или аналоговый вход
P3.3	9	-	D I/O A In	Линия ввода/вывода Port 3.3 или аналоговый вход
P3.4	10	-	D I/O A In	Линия ввода/вывода Port 3.4 или аналоговый вход

11.3. Электрические параметры и предельные режимы эксплуатации

Общие электрические характеристики семейства приведены в таблице 11.3.

Таблица 11.3.

Общие электрические характеристики семейства C8051F31x

Параметр	Условия	MIN	НОРМА	MAX
Напряжение питания аналоговой части, V	Напряжение питания аналоговой части должно быть больше 1V для работы супервизора питания	2.7	3.0	3.6
Ток потребления аналоговой части, mA	VREF, ADC, DACs и компараторы включены		1,7	2
Ток потребления при выключенной аналоговой части, µA	VREF, ADC, DACs, компараторы и генератор выключены		5	20
Допустимая разница напряжений питания аналоговой и цифровой частей, V	| VDD - VA+ |			0.5
Напряжение питания цифровой части, V		2.7	3.0	3.6
Ток потребления цифровой части в активном режиме, mA	VDD = 2.7V, Clock=25MHz VDD = 2.7V, Clock=lMHz VDD = 2.7V, Clock=32kHz		6.4 0.36 9 µA	
Ток потребления цифровой части в пассивном режиме, µA	Генератор выключен		3.2	
Напряжения сохранения данных в RAM, V			1.5	
Рабочий тепературный диапазон, °C		-40		+85

6

Предельные режимы эксплуатации приведены в таблице 11.4.

Таблица 11.4.

Предельные параметры семейства C8051F31x

Предельная температура корпуса	-55 - 125°C
Предельная температура хранения	-65 - 150°C
Предельные напряжения на всех выводах кроме VDD и Port I/O по отношению к DGND	-0.3V - (VDD + 0.3V)
Предельные напряжения на всех выводах Port I/O и RST/ по отношению к DGND	-0.3V - 5.8V
Предельное напряжение на вывода VDD по отношению к DGND	-0.3V - 4.2V
Максимальный общий ток через VDD, GND	500mA
Максимальный выходной ток через любой вывода Port I/O	100mA

Превышение параметров, указанных в таблице, может привести к повреждению изделия. Не рекомендуется эксплуатация изделия в предельных режимах, т.к. это приводит к снижению надежности и ресурса.

11.4. Подсистемы семейства C8051F31x

Микроконтроллеры семейства C8051F06x имеют типовое ядро CIP-51 фирмы Cygnal с подсистемой отладки и программирования JTAG и набором инструкций, описанные в разделах 2.1-2.3. Особенностями ядра данного семейства является наличие у всех микроконтроллеров семейства четырех ше-

стнадцатиразрядных таймеров/счетчиков и уменьшенное количество линий ввода/вывода 29(25). Ядро CIP-51 имеет Flash память объемом - 16К и стандартную конфигурацию адресов программ и данных.

Ядро оснащено встроенной памятью данных с произвольным доступом (RAM) объемом 256 байт (0x00-0xFF).

Младшие 128 байт (0x00-0x7F) доступны инструкциям с прямой и косвенной адресацией, регистры специальных функций SFR доступны только инструкциям с прямой адресацией, а старшие 128 байт (0x80-0xFF) - только инструкциям с косвенной адресацией. Первые 32 байта (0x00-0x1F) адресуются как четыре банка регистров общего назначения, а следующие 16 байт (0x20-0x2F) - имеют битовую адресацию.

Кроме этого, микроконтроллеры дополнительно имеют 1024 байта оперативной памяти во внешнем адресном пространстве памяти данных. Этот 1К блок может быть доступен с помощью инструкции MOVX.

11.5. Подсистема регистров специальных функций SFR

Прямо адресуемое адресное пространство памяти данных 0x80-0xFF в стандартном 8051 микроконтроллере занято регистрами специальных функций (SFRs). С помощью этих регистров осуществляется управление и обмен данными между ресурсами ядра CIP-51 и периферией. Регистры специальных функций ядра CIP-51 с одной стороны соответствуют регистрам стандартного 8051, а с другой - дополнены возможностями конфигурирования и обмена данными с оригинальными подсистемами микроконтроллеров Cygnal. Карта регистров SFR представлена в таблице 11.5.

Таблица 11.5.

Карта адресов регистров специальных функций SFR семейства C8051F31x

F8	SPI0CN	PCA0L	PCA0H	PCA0CPL0	PCA0CPH0	PCA0CPL4	PCA0CPH4	VDM0CN
F0	B	P0MDIN	P1MDIN	P2MDIN	P3MDIN		EIP1	
E8	ADC0CN	PCA0CPL1	PCA0CPH1	PCA0CPL2	PCA0CPH2	PCA0CPL3	PCA0CPH3	RSTSRC
E0	ACC	XBR0	XBR1		IT01CF		EIE1	
D8	PCA0CN	PCA0MD	PCA0CPM0	PCA0CPM1	PCA0CPM2	PCA0CPM3	PCA0CPM4	
D0	PSW	REF0CN			P0SKIP	PISKIP	P2SKIP	
C8	TMR2CN		TMR2RLL	TMR2RLH	TMR2L	TMR2H		
C0	SMB0CN	SMB0CF	SMB0DAT	ADC0GTL	ADC0GTH	ADC0LTL	ADC0LTH	
B8	IP		AMX0N	AMX0P	ADC0CF	ADC0L	ADC0H	
B0	P3	OSCXCN	OSCICN	OSCICL			FLSCL	FLKEY
A8	IE	CLKSEL	EMI0CN					
A0	P2	SPI0CFG	SPI0CKR	SPI0DAT	P0MD0UT	P1MD0UT	P2MD0UT	P3MD0UT
98	SCON0	SBUF0	CPT1CN	CPT0CN	CPT1MD	CPT0MD	CPT1MX	CPT0MX
90	PI	TMR3CN	TMR3RLL	TMR3RLH	TMR3L	TMR3H		
88	TCON	TMOD	TL0	TL1	TH0	TH1	CKC0N	PSCTL
80	P0	SP	DPL	DPH				PCON
	0(8)	1(9)	2(A)	3(B)	4(C)	5(D)	6(E)	7(F)

В таблице 11.6. регистры приведены в алфавитном порядке. Пропущенные адреса зарезервированы.

Таблица 11.6.

Таблица адресов регистров специальных функций в алфавитном порядке

Название регистра	Адрес регистра	Описание функционального назначения регистра	Раздел описания
ACC	0xEO	Аккумулятор	3.6.24
ADC0CF	0xBC	Конфигурация ADC0	11.7.3
ADC0CN	0xE8	Управление ADC 0	11.7.6
ADC0GTH	0xC4	Старший байт верхнего порога данных ADC0	11.7.7
ADC0GTL	0xC3	Младший байт верхнего порога данных ADC0	11.7.8
ADC0H	0xBE	Старший байт данных ADC0	11.7.4
ADC0L	0xBD	Младший байт данных ADC0	11.7.5
ADC0LTH	0xC6	Старший байт нижнего порога данных ADC0	11.7.9
ADC0LTL	0xC5	Младший байт нижнего порога данных ADC0	11.7.10

AMX0P	0xBB	Выбор положительных каналов мультиплексора MUX ADC0	11.7.1
AMX0N	0xBA	Выбор отрицательных мультиплексора MUX ADC0	11.7.2
B	0xFO	Регистр B	3.6.25
CKCON	0x8E	Регистр управления тактовой частотой таймеров	11.7.34
CLKSEL	0xA9	Регистр выбора генератора	6.6.34
CPT0CN	0x9B	Управление компаратором 0	11.7.13
CPT1CN	0x9A	Управление компаратором 1	11.7.13
CPT0MD	0x9D	Выбор режима компаратора 0	11.7.15
CPT1MD	0x9C	Выбор режима компаратора 1	11.7.15
CPT0MX	0x9F	Выбор режима мультиплексора компаратора 0	11.7.14
CPT1MX	0x9E	Выбор режима мультиплексора компаратора 1	11.7.14
DPH	0x83	Старший байт указателя данных	3.6.22
DPL	0x82	Младший байт указателя данных	3.6.21
EIE1	0xE6	Разрешение дополнительных прерываний 1	11.7.18
EIP1	0xF6	Приоритеты дополнительных прерываний 1	11.7.19
EMI0CN	0xAA	Управление интерфейсом внешней памяти	11.7.26
FLKEY	0xB7	Ограничение доступа Flash	6.6.36
FLSCL	0xB6	Управление временем доступа к Flash	11.7.25
IE	0xA8	Разрешение прерываний	3.6.27
IP	0xB8	Управление приоритетами прерываний	3.6.28
IT01CF	0xE4	Конфигурация INT0/INT1	11.7.20
OSCICL	0xB3	Калибровка встроенного генератора	6.6.32
OSCICN	0xB2	Управление внутренним генератором	6.6.33
OSCXCN	0xB1	Управление внешним генератором	6.6.35
P0	0x80	Выходной регистр Port 0	3.6.45
P0MDIN	0xF1	Режим конфигурации входов порта 0	11.7.30
P0MDOUT	0xA4	Регистр режима вывода порта 0	11.7.31
P0SKIP	0xD4	Режим пропусков порта 0	11.7.32
P1	0x90	Выходной регистр Port 1	3.6.47
P1MDIN	0xF2	Регистр режима ввода порта 1	11.7.30
P1MDOUT	0xA5	Регистр режима вывода порта 1	11.7.31
P1SKIP	0xD5	Режим пропусков порта 0	11.7.32
P2	0xA0	Выходной регистр Port 2	3.6.50
P2MDIN	0xF3	Регистр режима ввода порта 2	11.7.30
P2MDOUT	0xA6	Регистр режима вывода порта 2	11.7.31
P2SKIP	0xD6	Режим пропусков порта 2	11.7.32
P3	0xB0	Выходной регистр Port 3	3.6.52
P3MDIN	0xF4	Регистр режима ввода порта 3	11.7.30
P3MDOUT	0xA5	Регистр режима вывода порта 3	11.7.31
PCA0CN	0xD8	Управление программируемым счетчиком-массивом 0 Control (PCA)	3.6.82
PCA0CPH0	0xFC	Старший байт модуля захвата 0 PCA	6.6.72
PCA0CPH1	0xEA	Старший байт модуля захвата 1 PCA	6.6.72
PCA0CPH2	0xEC	Старший байт модуля захвата 2 PCA	6.6.72
PCA0CPH3	0xEE	Старший байт модуля захвата 3 PCA	6.6.72
PCA0CPH4	0xFE	Старший байт модуля захвата 4 PCA	6.6.72
PCA0CPL0	0xFB	Младший байт модуля захвата 0 PCA	6.6.71
PCA0CPL1	0xE9	Младший байт модуля захвата 1 PCA	6.6.71
PCA0CPL2	0xEB	Младший байт модуля захвата 2 PCA	6.6.71

PCA0CPL3	0xED	Младший байт модуля захвата 3 PCA	6.6.71
PCA0CPL4	0xFD	Младший байт модуля захвата 4 PCA	6.6.71
PCA0CPM0	0xDA	PCA модуль захвата/сравнения 0	6.6.68
PCA0CPM1	0xDB	PCA модуль захвата/сравнения 1	6.6.68
PCA0CPM2	0xDC	PCA модуль захвата/сравнения 2	6.6.68
PCA0CPM3	0xDD	PCA модуль захвата/сравнения 3	6.6.68
PCA0CPM4	0xDE	PCA модуль захвата/сравнения 4	6.6.68
PCA0H	0xFA	Старший байт данных PCA	6.6.70
PCA0L	0xF9	Младший байт данных PCA	6.6.69
PCA0MD	0xD9	Регистр управления режимом PCA	6.6.67
PCON	0x87	Управление питанием	11.7.21
PSCTL	0x8F	Управление R/W к памяти программ	11.7.24
PSW	0xDO	Слово состояния программы	3.6.23
REF0CN	0xDl	Управление источником опорного напряжения 0	11.7.11
RSTSRC	0xEF	Управление источниками сброса	11.7.23
SBUF0	0x99	Буфер данных последовательного порта 0 (UART0)	3.6.63
SCON0	0x98	Управление последовательным портом 0 (UART0)	11.7.33
SMB0CF	0xCl	Конфигурация SMBus 0	8.6.25
SMB0CN	0xC0	Управление SMBus 0	8.6.26
SMB0DAT	0xC2	Данные SMBus 0	3.6.56
SP	0x81	Указатель стека	3.6.20
SPI0CFG	0xA1	Конфигурация последовательного периферийного интерфейса (SPI)	6.6.54
SPI0CKR	0xA2	Управление скоростью SPI	3.6.61
SPI0CN	0xF8	Управление шиной SPI	6.6.55
SPI0DAT	0xA3	Данные SPI	3.6.62
TCON	0x88	Управление таймерами/счетчиками	3.6.65
TH0	0x8C	Старший байт данных таймера/счетчика 0	3.6.70
TH1	0x8D	Старший байт данных таймера/счетчика 1	3.6.71
TL0	0x8A	Младший байт данных таймера/счетчика 0	3.6.68
TL1	0x8B	Младший байт данных таймера/счетчика 1	3.6.69
TMOD	0x89	Режимы таймеров счетчиков	3.6.66
TMR2CN	0xC8	Регистр управления таймера 2	8.6.29
TMR2H	0xCD	Старший байт таймера 2	8.6.33
TMR2L	0xCC	Младший байт таймера 2	8.6.32
TMR2RLH	0xCB	Старший байт регистра перезагрузки таймера 2	8.6.31
TMR2RLL	0xCA	Младший байт регистра перезагрузки таймера 2	8.6.30
TMR3CN	0x91	Регистр управления таймера 3	11.7.35
TMR3H	0x95	Старший байт таймера 3	11.7.39
TMR3L	0x94	Младший байт таймера 3	11.7.38
TMR3RLH	0x93	Старший байт регистра перезагрузки таймера 3	11.7.37
TMR3RLL	0x92	Младший байт регистра перезагрузки таймера 3	11.7.36
VDM0CN	0xFF	Регистр управления монитором питания	11.7.22
XBR0	0xEl	Конфигурация коммутатора ресурсов (Crossbar) 0	11.7.28
XBR1	0xE2	Конфигурация коммутатора ресурсов (Crossbar) 1	11.7.29

11.6. Регистры SFR

Управление и обмен данными с всей аналоговой и цифровой периферией микроконтроллеры семейства C8051F31x осуществляют через регистры SFR. Ниже приводится описание регистров только базового основного микроконтроллера C8051F310. Для регистров, описание которых полностью совпадает с описанием регистров других семейств, даются ссылки на соответствующие разделы в таблице 11.6. Кроме того, в этом разделе будут даны описания некоторых функциональных узлов, отличающихся от приведенных в главе 2 или отсутствующих в ней.

11.7. Описание отличающихся и новых регистров

11.7.1. AMX0P - Регистр конфигурации положительного входа аналогового мультиплексора

Подсистема аналого-цифрового преобразователя микроконтроллеров семейства C8051F31x содержит два аналоговых мультиплексора на 25 входов и десятиразрядный аналого-цифровой преобразователь ADC0. Этот аналого-цифровой преобразователь имеют практически такие же возможности, как и все остальные ADC микроконтроллеров фирмы Cygnal, например, уже описанные раннее функции слежения и программируемого "окна". Входы могут быть настроены либо на работу в однополярном режиме, либо в режиме дифференциальной пары. Входы могут быть ассоциированы с линиями портов ввода/вывода P1.0-P3.4. Функциональная схема подсистемы ADC0 приведена на рис.11.6.

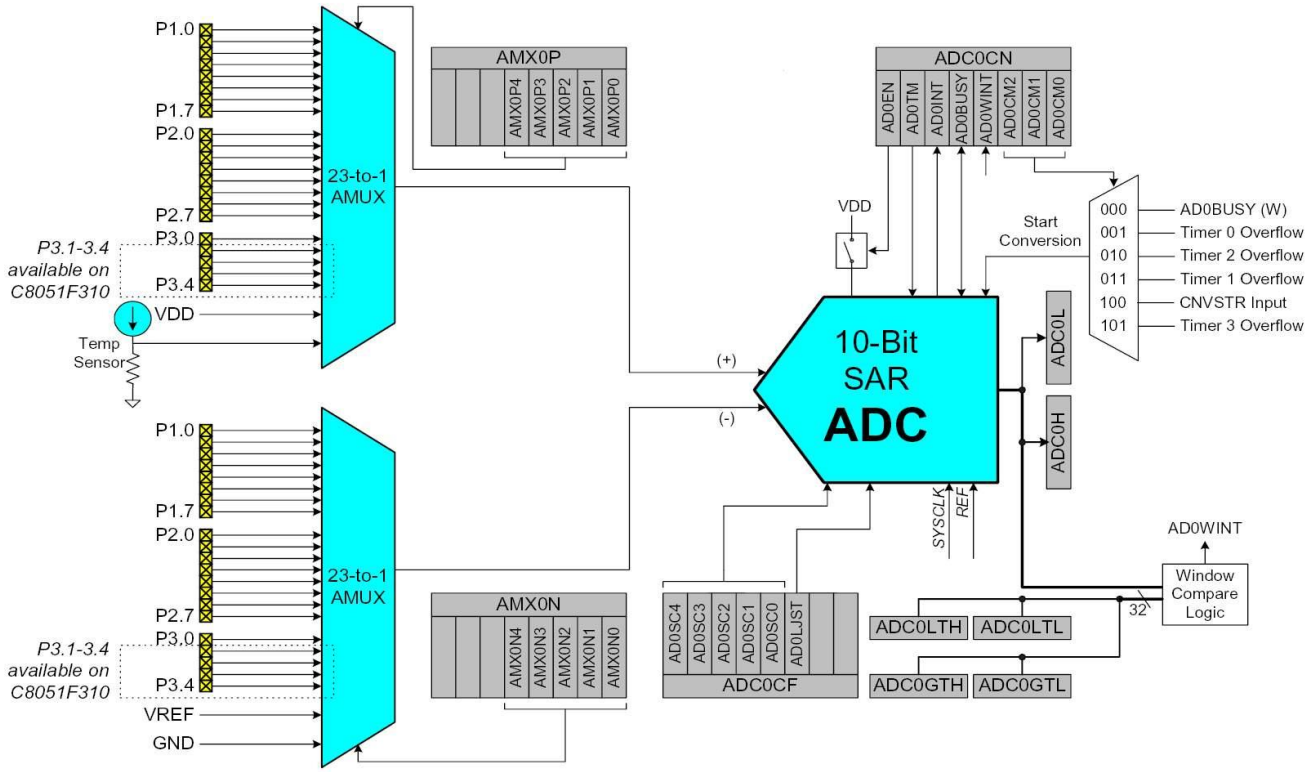


Рис.11.6. Функциональная схема подсистемы ADC0

Название регистра:	AMX0P - AMUX0 Positive Channel Select Register		
SFR адрес / страница:	0xBB / 0	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	AMX0P4	AMX0P3	AMX0P2	AMX0P1	AMX0P0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 0-4 содержат код выбора положительного входа аналогового мультиплексора:

Код битов AMX0P4-0	Ассоциированная линия ввода/вывода
00000	P1.0
00001	P1.1

00010	P1.2
00011	P1.3
00100	P1.4
00101	P1.5
00110	P1.6
00111	P1.7
01000	P2.0
01001	P2.1
01010	P2.2
01011	P2.3
01100	P2.4
01101	P2.5
01110	P2.6
01111	P2.7
10000	P3.0
10001*	P3.1*
10010*	P3.2*
10011*	P3.3*
10100*	P3.4*
10101-11101	Не используются
11110	Температурный датчик
11111	Напряжение питания VDD

Примечание: Коды, помеченные символом * используются только в микроконтроллере C8051F310

11.7.2. AMX0N - Регистр конфигурации отрицательного входа аналогового мультиплексора

Название регистра:	AMX0N - AMUX0 Negative Channel Select Register		
SFR адрес / страница:	0xBA / 0	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	AMX0N4	AMX0N3	AMX0N2	AMX0N1	AMX0N0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 0-4 содержат код выбора отрицательного входа аналогового мультиплексора

Код битов AMX0P4-0	Ассоциированная линия ввода/вывода
00000	P1.0
00001	P1.1
00010	P1.2
00011	P1.3
00100	P1.4
00101	P1.5
00110	P1.6
00111	P1.7
01000	P2.0
01001	P2.1
01010	P2.2
01011	P2.3
01100	P2.4
01101	P2.5
01110	P2.6
01111	P2.7
10000	P3.0
10001*	P3.1*
10010*	P3.2*
10011*	P3.3*
10100*	P3.4*
10101-11101	Не используются

11110	Опорное напряжение VREF
11111	Общий в однополярном режиме

Примечание: Коды, помеченные символом * используются только в микроконтроллере C8051F310

10.7.3. ADC0CF - Регистр конфигурации аналого-цифрового преобразователя 0

Название регистра:	ADC0CF - ADC0 Configuration Register		
SFR адрес / страница:	0xBC / 0 - ADC0	Значение после сброса:	11110000b (0xF0)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
AD0SC4	AD0SC3	AD0SC2	AD0SC1	AD0SC0	AD0LJST	-	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты AD0SC4:0 определяют входную частоту для ADC, т.е. косвенно определяют время преобразования. Код, устанавливаемый в этих битах, задает коэффициент деления делителя, на вход которого поступает системная тактовая частота.

$$CLK_{ADC0/1} = SYSCLK / (AD0(1)SC+1)$$

Биты 2: AD0LJST – ADC0 Left Justify Select – Бит выравнивания данных (0)- вправо / (1) влево.

11.7.4. ADC0H - Старший байт выходных данных ADC

Название регистра:	ADC0H - ADC Data Word MSB Register		
SFR адрес:	0xBE	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Если бит выравнивания ADLIST=1, регистр содержит 8 старших битов 10-битного выходного слова ADC.

Если бит выравнивания ADLIST=0, биты 1-0 содержат старшие 2 бита 10-битного выходного слова ADC.

11.7.5. ADC0L - Младший байт выходных данных ADC

Название регистра:	ADC0L - ADC Data Word LSB Register		
SFR адрес:	0xBE	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Если бит выравнивания ADLIST=1, биты 7-6 содержат 2 младших бита 10-битного выходного слова ADC.

Если бит выравнивания ADLIST=0, регистр содержит младшие 8 битов 10-битного выходного слова ADC.

Таким образом, еще раз напомним, что 12-битное выходное слово может располагаться со сдвигом вправо, и со сдвигом влево (или выравниванием вправо или влево).

11.7.6. ADC0CN - Регистр управления ADC0

Название регистра:	ADC0(1,2)CN - ADC0(1,2) Control Register		
SFR адрес / страница:	0xE8 / 0	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
AD0EN	AD0TM	AD0INT	AD0BUSY	AD0WINT	AD0CM2	AD0CM1	AD0CM0

Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: AD0EN - Бит разрешения работы ADC (0 - выключен; 1- включен);
Бит 6: AD0TM - Бит режима слежения: 0 - слежение выключено до начала преобразования; 1 - режим слежения задается битами AD0CM2-0:
Бит 5: AD0INT - Флаг прерывания завершения преобразования, устанавливается в 1 после завершения преобразования;
Бит 4: AD0BUSY - Бит занятости. При чтении: 0 - Преобразование завершено или после сброса не было преобразований. Перепад уровней с высокого в низкий генерирует прерывание, если оно разрешено; 1 - ADC занят преобразованием; При записи: 0 - Игнорируется; 1 - Запускает преобразование, если ADSTM1-0 = 00b;
Биты 3: AD0WINT- флаг сравнения оконной функции: 0 - срабатываний не было, 1 - срабатывание оконной функции сравнения произошло;
Биты 2-0: AD0CM2-0 - режимы задания запуска преобразования;

При AD0TM=0:
000 - Преобразование ADC начинается при каждой установке бита AD0BUSY;
001 - Преобразование ADC начинается при переполнении таймера 0;
010 - Преобразование ADC начинается при переполнении таймера 2;
011 - Преобразование ADC начинается при переполнении таймера 1;
100 - Преобразование ADC начинается по перепаду уровней с низкого в высокий на внешнем входе CNVSTR;
101- Преобразование ADC начинается при переполнении таймера 3.

При AD0TM=1:
000 - Слежение ADC начинается при каждой установке бита AD0BUSY и длится 3 цикла;
001 - Слежение ADC начинается при переполнении таймера 0 и длится 3 цикла;
010 - Слежение ADC начинается при переполнении таймера 2 и длится 3 цикла;
011 - Слежение ADC начинается при переполнении таймера 1 и длится 3 цикла;
100 - Слежение ADC начинается по перепаду уровней с низкого в высокий на внешнем входе CNVSTR и длится пока на CNVSTR высокий уровень;
101- Слежение ADC начинается при переполнении таймера 3 и длится 3 цикла.

11.7.7. ADC0GTH - Старший байт верхнего порога окна ADC

Название регистра:	ADC0GTH - ADC Greater-Then Data High Byte Register		
SFR адрес:	0xC4	Значение после сброса:	11111111b (0xFF)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

11.7.8. ADC0GTL - Младший байт верхнего порога окна ADC

Название регистра:	ADC0GTL - ADC Greater-Then Data Low Byte Register		
SFR адрес:	0xC3	Значение после сброса:	11111111b (0xFF)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Таким образом, верхний порог окна ADC задается парой регистров ADC0GTH:ADC0GTL.

11.7.9. ADC0LTH - Старший байт нижнего порога окна ADC

Название регистра:	ADC0GTH - ADC Less-Then Data High Byte Register		
SFR адрес:	0xC6	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

11.7.10. ADC0LTL - Младший байт нижнего порога окна ADC

Название регистра:	ADC0GTL - ADC Less-Then Data Low Byte Register		
SFR адрес:	0xC5	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Таким образом, нижний порог окна ADC задается парой регистров ADC0LTH:ADC0LTL.

11.7.11. REF0CN - Регистр управления опорным напряжением

Название регистра:	REF0CN - Reference Control Register		
SFR адрес:	0xD1	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	-	REFSL	TEMPE	BIASE	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-4:
не используются, при чтении возвращается 00000b, при записи значение игнорируется;
Бит 3: REFSL – Voltage Reference Select – Бит выбора источника опорного напряжения: 0- внешнее опорное напряжение со входа VREF, 1 – напряжение питания
Бит 2: TEMPE - бит разрешения температурного датчика (1 - включен; 0 - выключен);
Бит 1: BIASE - бит разрешения цепей опорных напряжений BIAS, необходимых для работы аналого-цифровых и цифро-аналоговых преобразователей (ADC & DAC's) - (1 - включено);
Бит 0: не используется.

11.7.12. Подсистема компараторов

Микроконтроллеры семейства C8051F31x имеют два встроенных компаратора, которые снабжены четырехканальным мультиплексором. Компараторы имеют идентичные функциональные схемы. Функциональная схема подсистемы одного из компараторов приведена на рис.11.7.

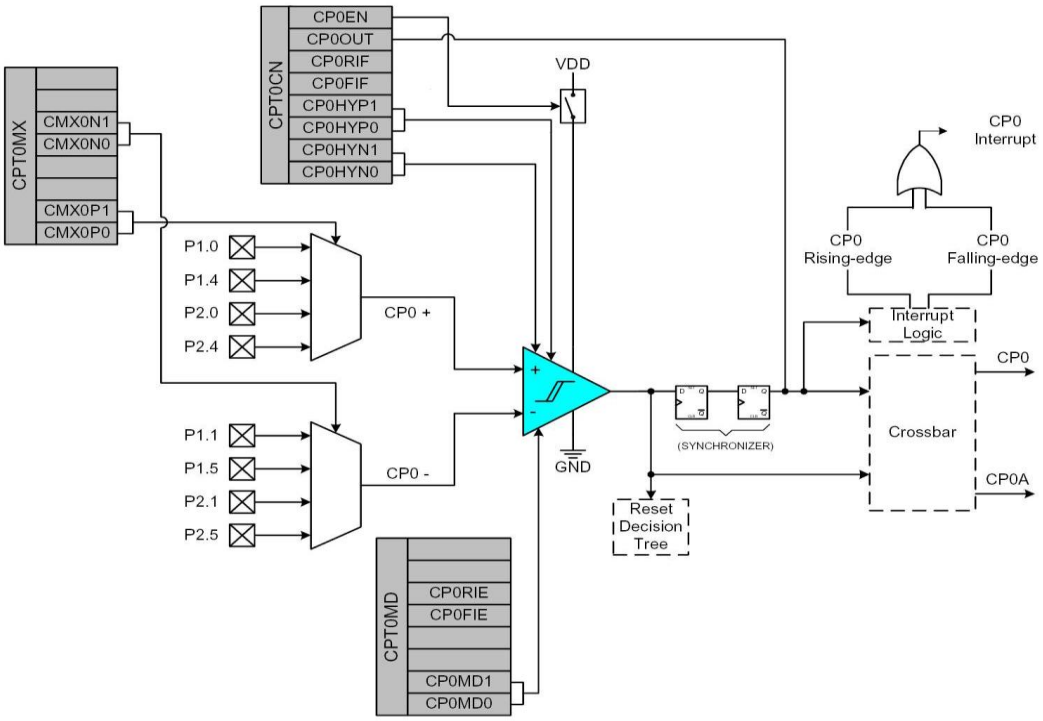


Рис.11.7. Подсистема компаратора семейства C8051F31x

11.7.13. CPT0(1)CN - Регистр управления компаратором 0(1)

Название регистра:	CPT0(1)CN - Comparator 0(1) Control Register		
SFR адрес/ страница:	0x9B – CPT0 0x9A – CPT1	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
CP0EN	CP0OUT	CP0RIF	CP0FIF	CP0HYP1	CP0HYP0	CP0HYN1	CP0HYN0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: CP0EN - бит разрешения компаратора 0 (1 - включен; 0 - выключен);
Бит 6: CP0OUT - флаг состояния выхода компаратора. Если CP0+ < CP0-, флаг равен 0, иначе 1.
Бит 5: CP0RIF - флаг разрешения прерывания по переднему фронту входного импульса (1 - разрешено)
Бит 4: CP0FIF - флаг разрешения прерывания по заднему фронту входного импульса (1 - разрешено)
Биты 3-2:
CP0HYP1-0 - биты установки положительного гистерезиса:
00 - положительный гистерезис запрещен;
01 - положительный гистерезис = 5 мВ;
10 - положительный гистерезис = 10 мВ;
11 - положительный гистерезис = 20 мВ;
Биты 1-0:
CP0HYN1-0- биты установки отрицательного гистерезиса:
00 - отрицательный гистерезис запрещен;
01 - отрицательный гистерезис = 5 мВ;
10 - отрицательный гистерезис = 10 мВ;
11 - отрицательный гистерезис = 20 мВ;

11.7.14. CPT0(1)MX - Регистр управления мультиплексором компаратора

Название регистра:	CPT0(1)MX – Comparator MUX Selection Register		
SFR адрес:	0x9F – CPT0 0x9E – CPT1	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	CMXN1	CMXN0	-	-	CMXP1	CMXP0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7,6,3,2 – не используются;
Биты 5-4 определяют расположение отрицательного входа компаратора в соответствие с таблицей

CMXN1	CMXN1	Отрицательный вход Компаратора 0	Отрицательный вход Компаратора 1
0	0	P1.1	P1.3
0	1	P1.5	P1.7
1	0	P2.1	P2.3
1	1	P2.5	P2.7

Биты 1-0 определяют расположение положительного входа компаратора в соответствие с таблицей

CMXP1	CMXP1	Положительный вход Компаратора 0	Положительный вход Компаратора 1
0	0	P1.0	P1.2
0	1	P1.4	P1.6
1	0	P2.0	P2.2
1	1	P2.4	P2.6

11.7.15. CPT0(1)MD - Регистр управления режимом компаратора

Название регистра:	CPT0(1)MD – Comparator Mode Selection Register		
SFR адрес:	0x9D – CPT0 0x9C – CPT1	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	CPRIE	CPFIE	-	-	CPMD1	CPMD0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7,6,3,2 – не используются;

Бит 5: CPRIE – Comparator Rising-Edge Interrupt Enable – бит разрешения (1) прерывания компаратора по переднему фронту;

Бит 4: CPFIE – Comparator Falling-Edge Interrupt Enable - бит разрешения (1) прерывания компаратора по заднему фронту;

Биты 1-0: CPMD1-0 – биты выбора режима времени отклика компаратора в соответствие с таблицей

Режим	CPMD1	CPMD0	Время отклика, нс
0	0	0	100
1	0	1	175
2	1	0	320
3	1	1	1050

11.7.16. Организация памяти семейства C8051F31x

Организация памяти семейства C8051F31x аналогична организации памяти других семейств микроконтроллеров фирмы Cygnal. Структура памяти показана на рис.11.8

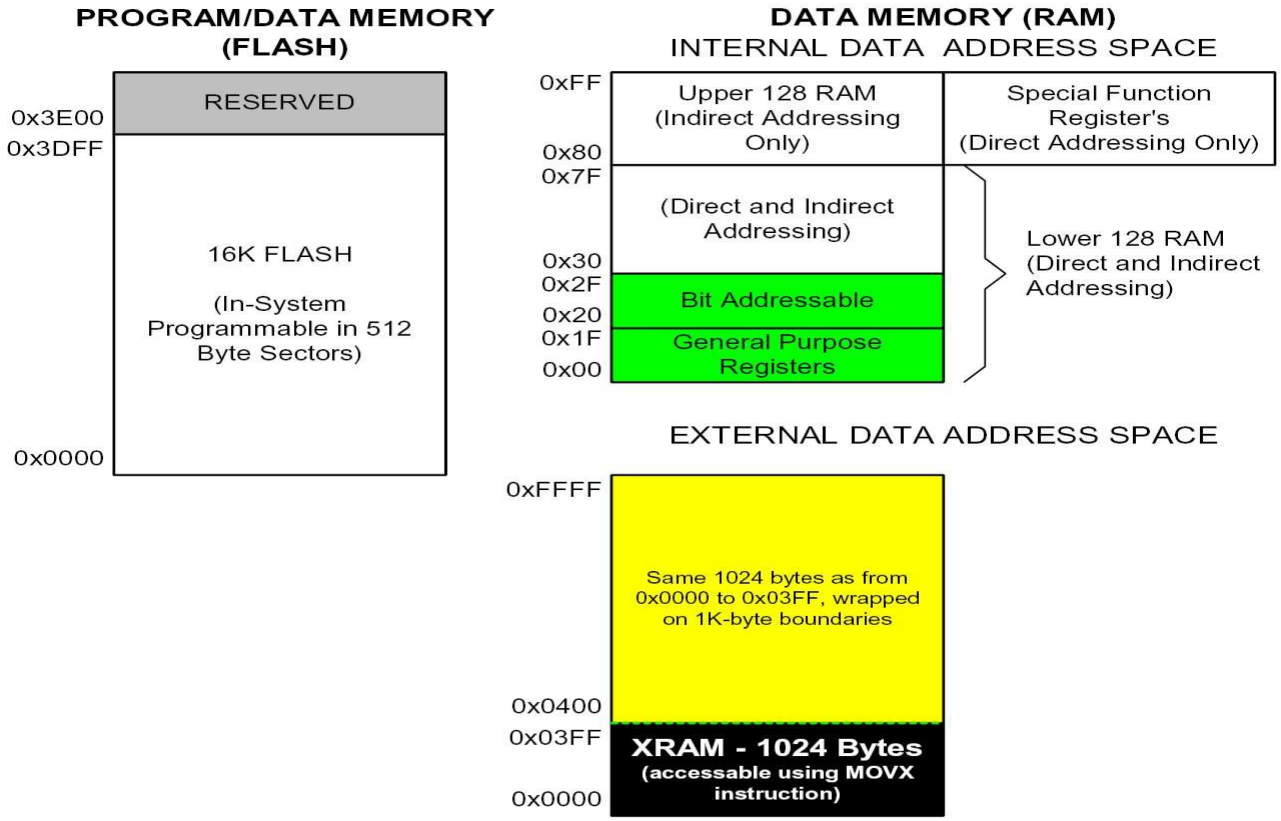


Рис.11.8. Структура памяти семейства C8051F31x

11.7.17. Вектора прерываний микроконтроллеров семейства C8051F31x

Вектора прерываний микроконтроллеров семейства C8051F31x приведены в таблице 11.7.

Таблица 11.7

Таблица векторов прерываний семейства C8051F31x

Источник прерывания	Вектор прерывания	Приоритет	Соответствующий флаг	Бит адресуемый?	Аппаратная очистка?	Разрешающий флаг	Управление приоритетом
Сброс	0x0000	Высший	Нет			Всегда разрешен	Всегда высший
Внешнее прерывание 0 (INT0/)	0x0003	0	IEO (TCON.1)	Y	Y	EX0 (IE.0)	PX0 (IP.0)
Переполнение таймера 0	0x000B	1	TFO (TCON.5)	Y	Y	ET0 (IE.1)	PT0 (IP.1)
Внешнее прерывание 1 (INT1/)	0x0013	2	IE1 (TCON.3)	Y	Y	EX1 (IE.2)	PX1 (IP.2)
Переполнение таймера 1	0x001B	3	TF1 (TCON.7)	Y	Y	ET1 (IE.3)	PT1 (IP.3)
Последовательный порт 0 UARTO	0x0023	4	RI0 (SCON0.0) TI0 (SCON0.l)	Y		ES0 (IE.4)	PS0 (IP.4)
Переполнение таймера 2	0x002B	5	TF2 (T2CON.7)	Y		ET2 (IE.5)	PT2 (IP.5)
Интерфейс SPI	0x0033	6	SPIF (SPIOCN.7)	Y		ESPI0 (EIE1.0)	PSPI0 (EIP1.0)
Интерфейс SMBus	0x003B	7	SI (SMBOCN.3)	Y		ESMB0 (EIE1.1)	PSMB0 (EIP1.1)
Компаратор «окна» ADC0	0x004B	9	AD0WINT (ADC0CN.3)	Y		EWADC0 (EIE1.2)	PWADC0 (EIP1.2)
Завершение преобразования ADC0	0x0053	10	ADC0INT (ADC0CN.5)	Y		EADC0 (EIE1.3)	PADC0 (EIP1.3)
Программируемый счетчик/массив PCA	0x005B	11	CF (PCA0CN.7) CCFn (PCA0CN.n)	Y		EPCA0 (EIE1.4)	PPCA0 (EIP1.4)
Прерывание компаратора 0	0x0063	12	CP0FIF/CP0RIF (CPT0CN.4/.5)			ECP0 (EIE1.5)	PCP0 (EIP1.5)
Прерывание компаратора 1	0x006B	13	CP0RIF/CP1RIF (CPT0CN.4/.5)			ECP1 (EIE1.6)	PCP1 (EIP1.6)
Переполнение таймера 3	0x0073	14	TF3 (TMR3CN.7)			ET3 (EIE1.7)	PT3 (EIP1.7)

11.7.18. EIE1 - Дополнительный регистр разрешения прерываний 1

Название регистра:	EIE1 - Extended Interrupt Enable 1		
SFR адрес / страница:	0xE6	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
ET3	ECPI	ECP0	EPCA0	EADC0	EWADC0	-	ESMB0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Примечание: Установка любого из битов разрешает прерывание, обнуление - запрещает.

Бит 7: ET3 - Enable Timer 3 Interrupt - разрешение (1) прерывания таймера 3;

Бит 6-5: ECP1(0) - Enable Interrupt of Comparator1(0) - бит разрешения прерывания (1) при перепаде на выходе компараторов 1(0);

Бит 4: EPCA0 - Enable Programmable Counter Array (PCA0) Interrupt - бит разрешения прерывания от программируемого массива-счетчика 0.

Бит 3: EADC0 - Enable ADC0 End of Conversion Interrupt - бит разрешения прерывания ADC0;

Бит 2: EWADC0 - Enable Window Comparison ADC0 Interrupt - бит разрешения прерывания от "окна" аналого-цифрового преобразователя 0.
Бит 1: Зарезервирован. При записи должен быть 0, при чтении возвращается 0.
Бит 0: ESMB0 - Enable SMBus 0 Interrupt - бит разрешения прерывания от интерфейса SMBus.

11.7.19. EIP1 - Дополнительный регистр приоритетов 1

Название регистра:	EIP1 - Extended Interrupt Priority 1		
SFR адрес / страница:	0xF6	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
PT3	PCP1	PCP0	PPCA0	PADC0	PWADC0	-	PSMB0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Примечание: Установка любого из битов означает присвоение высокого приоритета, обнуление - низкого приоритета.

Бит 7: PT3 - Timer 3 Interrupt Priority Control - бит определения уровня приоритета таймера 3.
Бит 6: PCP1 - Comparator 1 (CP1) Interrupt Priority Control - бит определяет уровень приоритета компаратора 1.
Бит 5: PCP0 - Comparator 0 (CP0) Interrupt Priority Control - бит определяет уровень приоритета компаратора 0.
Бит 4: PPCA0 - Programmable Counter Array (PCA0) Interrupt Priority Control - бит определяет уровень приоритета программируемого массива-счетчика 0.
Бит 3: PADC0 - ADC End of Conversion Interrupt Priority Control - бит определения уровня приоритета ADC0.
Бит 2: PWADC0 - ADC0 Window Comparator Interrupt Priority Control - бит определяет уровень приоритета функции "окна" аналого-цифрового преобразователя ADC0.
Бит 1: Зарезервирован. Читается как 0. При записи должен быть 0.
Бит 0: PSMB0 - SMBus 0 Interrupt Priority Control - бит определяет уровень приоритета интерфейса SMBus.

11.7.20. IT01CF - Регистр конфигурации прерываний

Название регистра:	IT01CF - INT0/INT1 Configuration Register		
SFR адрес / страница:	0xE4	Значение после сброса:	00000001b (0x01)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
IN1PL	IN1SL2	IN1SL1	IN1SL0	IN0PL	IN0SL2	IN0SL1	IN0SL0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: IN1PL- INT1/ Polarity - бит определения полярности активного уровня прерывания 1. Если 0 - активный уровень низкий, если 1 - активный уровень высокий.
Бит 3: аналогичен биту 7, но для прерывания 0.
Биты 6-4 и 2-0 определяют вывод корпуса прерывания 1 и 0 в соответствии с таблицей:

IN1(0)SL2-0	INT1/ или INT0/
000	P0.0
001	P0.1
010	P0.2
011	P0.3
100	P0.4
101	P0.5
110	P0.6
111	P0.7

11.7.21. PCON - Регистр контроля питания

Название регистра:	PCON - Power Control Register		
SFR адрес:	0x87	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
GF5	GF4	GF3	GF2	GF1	GF0	STOP	IDLE
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-2:
GF5-GF0 - General Purpose Flags 5-0 - флаги общего назначения.

Бит 1: STOP - Stop Mode Select - режим энергосбережения с остановленным генератором (1) / нормальный режим (0).

Бит 0: IDLE - Idle Mode Select - режим энергосбережения с остановленным процессором, но работающими таймерами, прерываниями, последовательным портом и аналоговой периферией (1) / нормальный режим (0).

11.7.22. VDM0CN - Регистр управления монитором питания

Название регистра:	VDM0CN - VDD Monitor Control		
SFR адрес:	0xFF	Значение после сброса:	Не определена

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
VDMEN	VDDSTAT	-	-	-	-	-	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: VDMEN - VDD Monitor Enable - бит разрешения (1) монитора питания;

Бит 6: VDDSTAT - VDD Status - бит индикации состояния питания. Если VDD ниже или равно контролируемого порога напряжения - VDDSTAT=0, иначе =1.

11.7.23. RSTSRC - Регистр источников сброса

Название регистра:	RSTSRC - Reset Source Register		
SFR адрес:	0xEF	Значение после сброса:	xxxxxxxx

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	FERROR	C0RSEF	SWRSEF	WDTRST	MCDREF	PORSF	PINRSF
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: не используется;

Бит 6: FERROR - Flash Error Indicator - появление 1 свидетельствует о том, что со времени последнего сброса была обнаружена ошибка чтения/записи/стирания Flash памяти.

Бит 5: C0RSEF - Comparator 0 Reset Enable and Flag - бит разрешения и флаг сброса от компаратора 0. При записи: 1 разрешает (0 - запрещает) использование компаратора 0 в качестве источника сброса при низком логическом уровне на выходе. При чтении: логическая 1 означает, что предыдущий сброс произошел от компаратора 0, соответственно, логический 0 означает, что сброс произошел от другого источника.

Бит 4: SWRSF - Software Reset Force and Flag - бит / флаг программного сброса. При записи 1 отключается внешний вход сброса RST/. При чтении: 1 означает, что сброс произошел от записи в SWRSF бит.

Бит 3: WDTRSF - Watchdog Timer Reset Flag - флаг сброса охранного таймера. Логическая 1 означает, что предыдущий сброс произошел от WDT.

Бит 2: MCDRST - Missing Clock Detector Flag - флаг отсутствия тактирования. Логическая 1 при чтении означает, что предыдущий сброс произошел от отсутствия тактовой частоты.

Бит 1: PORSF - Power-On Reset Force and Flag - флаг сброса после включения питания. Логическая 1 при чтении означает, что предыдущий сброс произошел после включения питания. Запись 1 вызывает сброс и переводит вход RST/ в низкий логический уровень, чтение 1 означает что предыдущий сброс произошел после включения питания.

Бит 0: PINRSF - HW Pin Reset Flag -флаг вывода RST/. При чтении 1 означает, что последний сброс произошел от вывода RST/.

11.7.24. PSCTL - Регистр контроля записи программ

Название регистра:	PSCTL - Program Store RW Control		
SFR адрес:	0x8F	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	-	-	-	PSEE	PSWE
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-2: не используются, читаются как 0000000b, значение при записи игнорируется.

Бит 1: PSEE - Program Store Erase Enable - бит разрешения стирания программы. Установка этого бита разрешает стирание программной памяти при условии, что также установлен бит разрешения записи PSWE. После установки этого бита попытка записи байта при помощи инструкции MOVX приводит к стиранию страницы памяти программ, содержащей адресуемый байт. Значение байта при этом игнорируется.

Бит 0: PSWE - Program Store Write Enable - бит разрешения записи программы. Установка этого бита позволяет осуществлять запись в память программ инструкцией MOVX. Естественно, что блок памяти программ, в который осуществляется запись, должен быть предварительно стерт.

11.7.25. FLSCL - Регистр временных параметров Flash памяти

Название регистра:	FLSCL - Flash Memory Timing Prescaler		
SFR адрес / страница:	0xB6	Значение после сброса:	10000000b (0x80)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
FOSE	-	-	-	-	-	-	-
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: FOSE - Flash One-Shot Timer Enable - бит разрешения 1 / запрещения 0 одномоментного таймера.
Биты 6-0 не используются, читаются как 0000000b, при записи значение игнорируется.

11.7.26. EMI0CN - Регистр управления интерфейсом внешней памяти

Название регистра:	EMIOCN - External Memory Interface Control		
SFR адрес / страница:	0xAA	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
-	-	-	-	-	-	PGSEL1	PGSEL0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 1-0: PGSEL - XRAM Page Select Bits - биты выбора 256 битной страницы. Биты выбирают страницу памяти при использовании 8-битной команды MOVX.

0x00: 0x0000-0x00FF
0x01: 0x0100-0x01FF
0x10: 0x0200-0x02FF
0x11: 0x0300-0x03FF

11.7.27. Коммутатор ресурсов Crossbar

Коммутатор ресурсов Crossbar семейства C8051F31x похож на коммутаторы ресурсов предыдущих семейств. Структура коммутатора ресурсов показана на рис.11.9.

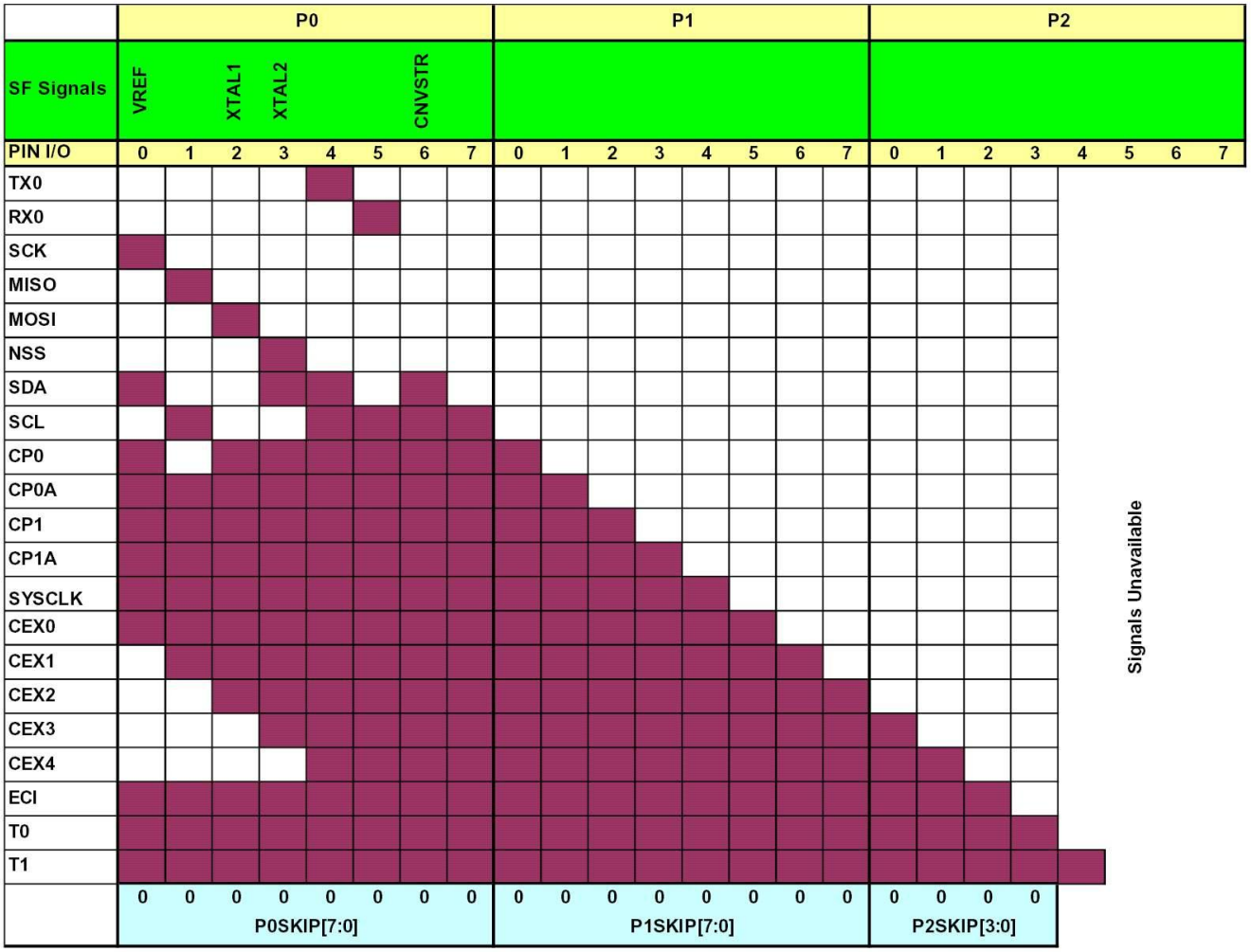


Рис.11.9. Коммутатор ресурсов Crossbar семейства C8051F31x

Особенностью коммутатора ресурсов семейства C8051F31x является наличие дополнительного регистра PnSKIP, позволяющего заставить коммутатор ресурсов пропустить некоторые из линий портов. Например, если в приложении необходимо использование внешнего кварцевого генератора, т.е. необходимо иметь выводы XLAT для его подключения, можно назначить P0SKIP=0xC0, что зарезервирует выводы P0.2 и P0.3 для XLAT выводов. Более подробно это описано при описании соответствующих регистров.

11.7.28. XBR0 - Регистр 0 коммутатора ресурсов CrossBar

Название регистра:	XBR0 - Port I/O CrossBar Register 0		
SFR адрес / страница:	0xE1	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
CP1AE	CP1E	CP0AE	CP0E	SYSCKE	SMB0E	SPI0E	URT0E
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: CP1AE – Comparator 1 Asynchronous Output Enable – бит разрешения соединения асинхронного выхода компаратора 1 (1 - разрешено);

Бит 6: CP1E - Comparator 1 Output Enable – бит разрешения соединения синхронного выхода компаратора 1;

Бит 5: CP0AE – Comparator 0 Asynchronous Output Enable – бит разрешения соединения асинхронного выхода компаратора 0;

Бит 4: CP0E - Comparator 0 Output Enable – бит разрешения соединения синхронного выхода компаратора 0;

Бит 3: SYSCKE - Output Enable Bit - бит разрешения выхода SYSCLK.

Бит 2: SMB0E - SMBus I/O Enable Bit - бит разрешения интерфейса SMBus.
Бит 1: SPI0E - SPI Bus I/O Enable Bit - бит разрешения интерфейса SPI.
Бит 0: URT0E - UART I/O Enable Bit - бит разрешения интерфейса UART.

11.7.29. XBR1 - Регистр 1 коммутатора ресурсов CrossBar

Название регистра:	XBR1 - Port I/O CrossBar Register 1		
SFR адрес / страница:	0xE2	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
WEAKPUD	XBARE	T1E	T0E	ECIE	PCA0ME		
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: WEAKPUD - Port I/O Weak Pull-up Disable Bit - бит разрешения (0) / запрещения (1) подтяжки выводов (резисторов, соединенных с напряжением питания) за исключением линий ввода /вывода, сконфигурированных не с "открытым истоком").
Бит 6: XBARE - CrossBar Enable Bit - бит разрешения (1) коммутатора ресурсов CrossBar.
Бит 5: T1E - Timer 1 Enable Bit - бит разрешения выхода таймера 1.
Бит 4: T0E - Timer 0 Enable Bit - бит разрешения выхода таймера 0
Бит 3: ECIE - PCA0 Counter Input Enable Bit- бит разрешения соединения входа программируемого массива-счетчика 0 на внешний вывод.
Биты 2-0: PCA0ME - PCA0 Module I/O Enables Bits - биты разрешения соединения выходов модулей PCA на внешний выводы:
000 - запрещены все;
001 - только один первый;
010 - только два первых;
011 - только три первых;
100 - только четыре первых;
101 - все пять модулей разрешены.

11.7.30. PnMDIN - Регистр входного режима порта n (0, 1, 2, 3)

Название регистра:	PnMDIN - Port n Input Mode Register		
SFR адрес / страница:	Port 0 - 0xF1 Port 1 - 0xF2 Port 2 - 0xF3 Port 3 - 0xF4	Значение после сброса:	11111111b (0xFF)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: PnMDIN7-0 - Port n=0 (1, 2, 3) Input Mode Bits - биты этого регистра определяют режим ввода соответствующих битов порта n.
0 - вывода порта работает в режиме аналогового входа. Подтяжка уровней выключена.
1 - вывода порта работает в режиме цифрового ввода. Подтяжка уровней определяется состоянием бита WEAKPUD (XBR1.7).

11.7.31. PnMDOUT - Регистр выходного режима порта n (0, 1, 2, 3)

Название регистра:	PnMDOUT - Port n Output Mode Register		
SFR адрес / страница:	Port 0 - 0xA4 Port 1 - 0xA5 Port 2 - 0xA6 Port 3 - 0xA7	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: PnMDOUT7-0 - Port 0 (1, 2, 3) Output Mode Bits - биты этого регистра определяют режим выхода соответствующих битов порта 0. Если бит =0 - соответствующий бит порта 0 работает в режиме "открытого истока", если бит = 1, соответствующий бит порта 0 работает в ключевом режиме.

11.7.32. PnSKIP - Регистр резервирования выводов порта n (0, 1, 2)

Название регистра:	PnSKIP - Port n Skip Register		
SFR адрес / страница:	Port 0 - 0xD4 Port 1 - 0xD5 Port 2 - 0xD6	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Биты 7-0: PnSKIP7-0 - Port n (0, 1, 2) Skip Bits - биты этого регистра определяют резервирование соответствующих битов порта n. Если бит = 0 - соответствующий бит порта n разрешен для Crossbar, если бит = 1, соответствующий бит порта резервирован.

11.7.33. SCON - Регистр управления последовательного порта

Название регистра:	SCON - Serial Port Control Register		
SFR адрес:	0x98	Значение после сброса:	01000000b (0x40)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
S0MODE	-	MCE0	REN0	TB80	RB80	TI0	RI0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: S0MODE - Serial Port Operation Mode - бит определения режимов работы последовательного порта:

S0MODE	Режим работы последовательного порта
0	8-битный UART с переменной скоростью передачи
1	9-битный UART с переменной скоростью передачи

Бит 6: не используется. Читается как 1.

Бит 5: MCE0 - Multiprocessor Communication Enable - бит разрешения многопроцессорного режима.
0 – стоп-бит не учитывается.
1 - флаг RI активируется только, если стоп-бит равен 1.

Бит 4: REN0 - Receive Enable - включает (1) приемник UART.

Бит 3: TB80 - Ninth Transmission Bit - девятый передаваемый бит. Учитывается только во 2 и 3 режимах. Устанавливается и стирается программно при необходимости.

Бит 2: RB80 - Ninth Receive Bit - девятый принимаемый бит. В режимах 2 и 3 работает, как 9-й бит данных. В режиме 1, если SM2=0, девятый бит повторяет значение бита Stop.

Бит 1: TI0 -Transmit Interrupt Flag - флаг прерывания передатчика. Устанавливается в 1 аппаратно, когда завершается передача байта данных (после 8-го бита в режиме 0 и в начале стопового бита в остальных режимах). Может генерировать прерывание, если оно разрешено. Бит должен обнуляться программно.

Бит 0: RI0 - Receive Interrupt Flag - флаг прерывания передатчика. Устанавливается в 1 аппаратно, когда завершается прием байта данных (после 8-го бита в режиме 0 и после стопового бита в остальных режимах). Бит должен обнуляться программно.

11.7.34. CKCON - Регистр управления счетными импульсами таймеров

Название регистра:	CKCON - Clock Control Register		
SFR адрес:	0x8E	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W

T3MH	T3ML	T2MH	T2ML	T1M	T0M	SCA1	SCA0
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: T3MH – Timer 3 High Byte Clock Select – бит выбора источника старшего байта таймера 3:
0 – источник определяется битом T3XCLK (TMR3CN);
1 – используется системная тактовая частота;
Бит 6: T3ML – Timer 3 Low Byte Clock Select - бит выбора источника младшего байта таймера 3:
0 – источник определяется битом T3XCLK (TMR3CN);
1 – используется системная тактовая частота;
Бит 5: T2MH – Timer 2 High Byte Clock Select – бит выбора источника старшего байта таймера 2:
0 – источник определяется битом T2XCLK (TMR2CN);
1 – используется системная тактовая частота;
Бит 4: T2ML – Timer 2 Low Byte Clock Select - бит выбора источника младшего байта таймера 2:
0 – источник определяется битом T2XCLK (TMR2CN);
1 – используется системная тактовая частота;
Бит 3: T1M - Timer 1 Clock Select - бит выбора источника счетных импульсов таймера 1:
0 – источник определяется SCA1-0;
1 – источник – тактовая частота;
Бит 2: T0M - Timer 0 Clock Select - бит выбора источника счетных импульсов таймера 0.
0 – источник определяется SCA1-0;
1 – источник – тактовая частота;
Биты 1-0: SCA1-0 – Timer 0(1) Prescale Bits – биты определения делителя тактовой частоты для таймеров 0(1):
00 – системная частота делится на 12;
01 – системная частота делится на 4;
10 – системная частота делится на 48;
11 – системная частота делится на 8.

11.7.35. TMR3CN – Регистр управления таймером 3

Название регистра:	TMR3CN – Timer 3 Control Register		
SFR адрес:	0x91	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
TF3H	TF3L	TF3LEN	-	T3SPLIT	TR3	-	T3XCLK
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Бит 7: TF3H – Timer 3 High Byte Overflow Flag – флаг переполнения старшего байта таймера 3:
Флаг устанавливается при переходе значения старшего байта счетчика их состояния 0xFF в состояние 0x00 в побайтном режиме и при переходе значения счетчика их состояния 0xFFFF в состояние 0x0000 в 16-битном режиме. При разрешенном прерывании генерируется соответствующий вектор прерывания. Бит должен обнуляться только программно.
Бит 6: TF3L – Timer 3 Low Byte Overflow Flag – флаг переполнения младшего байта таймера 3:
Флаг устанавливается при переходе значения младшего байта счетчика их состояния 0xFF в состояние 0x00. При разрешенном прерывании и установленном TF3LEN генерируется соответствующий вектор прерывания. Бит должен обнуляться только программно.
Бит 5: TF3LEN – Timer 3 Low Byte Interrupt Enable – бит разрешения (1) генерации прерывания младшего байта таймера 3;
Бит 4 зарезервирован, читаются как 0b, значение при записи игнорируется;
Бит 3: T3SPLIT – Timer 3 Split Mode Enable – бит разрешения побайтного режима таймера 3:
0 – 16битный режим с автозагрузкой;
1 – два 8-битных таймера с автозагрузкой;
Бит 2: TR3 – Timer 3 Run Control – бит контроля запуска:
0 – таймер остановлен;
1 – таймер запущен;
Бит 1 зарезервирован, читаются как 0b, значение при записи игнорируется;
Бит 0: T3XCLK – Timer 3 External Clock Select – бит выбора источника тактирования:
0 – таймер 3 использует системные тактовые импульсы, деленные на 12;

1 – таймер 3 использует внешние тактовые импульсы, деленные на 8.

11.7.36. TMR3RLL - Регистр младшего байта автозагрузки таймера 3

Название регистра:	TMP3RLL - Timer 3 Reload Register Low Byte		
SFR адрес:	0x92	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины перезагрузки.

11.7.37. TMR3RLH - Регистр старшего байта автозагрузки таймера 3

Название регистра:	TMR3RLH - Timer 3 Reload Register High Byte		
SFR адрес:	0x93	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битной величины перезагрузки.

11.7.38. TMR3L - Регистр младшего байта таймера 3

Название регистра:	TMR3L - Timer 3 Low Byte		
SFR адрес:	0x94	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит младший байт 16-битной величины таймера 3.

11.7.39. TMR3H - Регистр старшего байта таймера 3

Название регистра:	TMR3H - Timer 3 High Byte		
SFR адрес:	0x95	Значение после сброса:	00000000b (0x00)

R/W	R/W	R/W	R/W	R/W	R/W	R/W	R/W
Bit 7	Bit 6	Bit 5	Bit 4	Bit 3	Bit 2	Bit 1	Bit 0

Регистр содержит старший байт 16-битной величины таймера 3.

11.8. Достоинства и недостатки семейства C8051F31x

Семейство микроконтроллеров C8051F31x относится к группе так называемых "малоразмерных" микроконтроллеров (F30x, F31x, F32x, F33x). Оно создано с целью усовершенствования предыдущего семейства F30x. Семейство имеет еще более широкую номенклатуру периферии по сравнению с предыдущим семейством. Это семейство также имеет микроконтроллерное ядро CIP-51, и работает на частотах до 25MHz, обеспечивая при этом пиковую производительность, достигающую 25MIPS.

Аналоговая периферия семейства дополнена 10-битным 25-канальным аналого-цифровым преобразователем, и двумя аналоговыми компараторами, оснащенными 4-канальными входными мультиплексорами.

Цифровая периферия расширена за счет наличия прецизионного встроенного генератора.

Семейство имеет 16K встроенной Flash памяти, 256+1K оперативной памяти.

На сегодняшний день это семейство является средним по составу аналоговой и цифровой периферии

среди "малоразмерных" микроконтроллеров.